



CERTIFICATE

I, Keiko BABA, residing at 3-27-17, Kasuya, Setagaya-ku, Tokyo, 157-0063 Japan, hereby certify that I am the translator of the attached document, namely a Certified Copy of Japanese Patent Application No. 2003-056966 and certify that the following is a true translation to the best of my knowledge and belief.

Keiko Baba
Signature of Translator

February 14, 2006
Date



[Name of Document] SPECIFICATION

[Title of the Invention] ELECTRO-OPTIC DEVICE, METHOD FOR
MANUFACTURING THE SAME, AND ELECTRONIC APPARATUS

[Claims]

[Claim 1] An electro-optic device comprising: electrodes opposing each other; and plural types of luminescent layers emitting different colors of light and an electron injection layer, between the electrodes,

wherein the electron injection layer is formed of a plurality of metal compounds.

[Claim 2] An electro-optic device according to Claim 1, wherein the plurality of metal compounds principally contain at least one metal selected from the group consisting of alkali metals, alkaline earth metals, and rare earth metals.

[Claim 3] The electro-optic device according to Claim 1 or 2, wherein the electrode of the opposing electrodes in contact with the electron injection layer contains a metal reducing the metal compounds.

[Claim 4] A method for manufacturing an electro-optic device including plural types of luminescent layers emitting different colors of light, an electron injection layer, and a cathode,

wherein the step of forming the electron injection layer is performed by using a plurality of metal compounds.,

[Claim 5] The method for manufacturing the electro-optic

device according to Claim 4, wherein the step of forming the electron injection layer is performed by vapor deposition depositing one metal of the plurality of metal compounds on top of another.

[Claim 6] The method for manufacturing the electro-optic device according to Claim 4, wherein the step of forming the electron injection layer is performed by simultaneously depositing the plurality of metal compounds by vapor codeposition.

[Claim 7] The method for manufacturing the electro-optic device according to any one of Claims 4 to 6, wherein the step of forming the cathode forms the cathode using a metal reducing the metal compounds.

[Claim 8] An electronic apparatus including the electro-optic device as set forth in any one of Claims 1 to 3.

[Detailed Description of the Invention]

[0001]

[Technical Field of the Invention]

The present invention relates to electro-optic devices, methods for manufacturing the same, and electronic apparatuses.

[0002]

[Description of the Related Art]

Among electro-optic devices including luminescent layers are organic electroluminescence (hereinafter referred

to as organic EL) display devices having organic EL elements, for example. A typical organic EL element includes an organic EL layer (luminescent layer) lying between a pair of opposing electrodes.

An organic EL display device for color images includes a plurality types of organic EL layers, each having a luminescence spectrum band corresponding to red (R), green (G), or blue (B). These organic EL layers for these colors are arranged in a predetermined manner on a substrate.

[0003]

In order to enhance the luminescence characteristics of the organic EL display device, such as luminance and luminous efficacy, an electron injection layer may be provided to accelerate electron injection from a cathode (electrode) to the organic EL layers in some cases. The electron injection layer is generally formed by vapor deposition of, for example, a metal fluoride (see, for example, Patent Documents 1, 2, and 3).

[0004]

[Patent Document 1]

Japanese Unexamined Patent Application Publication No.
11-191490

[Patent Document 2]

Japanese Unexamined Patent Application Publication No.
10-74586

[Patent Document 3]

Japanese Unexamined Patent Application Publication No.
2000-113976

[0005]

[Problems to be Solved by the Invention]

However, if the electron injection layer is disposed in an identical manner for all the plurality of types of organic EL layers, some organic EL layers may exhibit superior luminescent characteristics, but others may exhibit inferior luminescent characteristics. For example, if a LiF electron injection layer is uniformly disposed for red (R), green (G), and blue (B) organic EL layers, the blue (B) organic EL layers can exhibit desired luminescent characteristics. If an electron injection layer of a metal fluoride other than LiF is uniformly disposed, the organic EL layers other than the blue (B) organic EL layers may exhibit desired luminescent characteristics. It has therefore been required that different types of electron injection layers are disposed according to the types of the organic EL layers to produce desired color images.

[0006]

In order to form the electron injection layers only in desired positions, mask deposition is applied. This process however not only uses a mask for setting deposition areas, but also requires that the mask is highly precisely aligned

with the substrate. If the substrate has a large number of deposition areas, the mask alignment is disadvantageously difficult.

The cathode in contact with the electron injection layer is generally formed by vapor deposition. The cathode is preferably uniformly provided so that the organic EL display device displays well-balanced RGB color images. Accordingly, the cathode has to be uniformly formed over the entire surfaces of the organic EL layers without applying mask deposition.

[0007]

In view of the above-described circumstances, the object of the present invention is to provide an electro-optic device including an electron injection layer and a cathode that are uniformly formed with respect to a substrate so that each type of R, G, and B organic EL layers exhibits enhanced luminescent characteristics, and to provide a method for manufacturing the same and an electronic apparatus.

[0008]

[Means for Solving the Problems]

In order to accomplish the object above, the following solving means are applied to the present invention.

The electro-optic device of the present invention includes plural types of luminescent layers emitting

different colors of light and an electron injection layer between opposing electrodes. The electron injection layer is formed of a plurality of metal compounds.

The opposing electrodes refer an anode and a cathode. The luminescent layers allow holes from the anode and electrons from the cathode to recombine to be deactivated from their excited state, thereby emitting light. The different colors of light refer to luminescent colors of red (R), green (G), and blue (B).

The electron injection layer efficiently injects and transports electrons from the cathode to the luminescent layers, thus functioning as an electron transport layer. The layers used herein include a state where molecules or atoms spread substantially two-dimensionally, that is, a state of a so-called ultra-thin film, and a state where molecules or atoms spread coarsely such as to form a netted structure with voids.

Each metal compound enhances the luminescent characteristics of at least one type of the luminescent layers and is arbitrarily selected so as to provide a proper electron injection layer. Preferably, the metal compounds enhance the luminescent characteristics of each type of the luminescent layers.

Accordingly, in the present invention, even if the metal compounds spread in a state of mixture such as to form

a netted structure over the luminescent layers, or in a multilayer state formed by depositing the plurality of metal compounds, the uppermost surface of the metal compounds is involved in the luminescent layers. Thus, the electron injection layer formed of the plurality of metal compounds can efficiently inject electrons to the R, G, and B luminescent layers. When current flows to the anode, holes of the anode are injected into the luminescent layers and the holes combine with electrons. Thus, the luminescent layers emit light, exhibiting desired luminescent characteristics, and produce a full color image with proper gradation.

[0009]

In the electro-optic device of the present invention described above, the plurality of metal compounds principally contain at least one metal selected from the group consisting of alkali metals, alkaline earth metals, and rare earth metals.

Alkali metals, alkaline earth metals, and rare earth metals are generally known as materials having low work functions.

According to the present invention, the electron injection layer can efficiently inject electrons into the luminescent layers because the electron injection layer contains such a metal as the principal constituent.

Preferably, the above-described metal compounds are of fluoride, oxide, or chloride. Examples of preferred metal compounds include NaF (sodium fluoride), LiF (lithium fluoride), CsF (cesium fluoride), RbF (rubidium fluoride), Na₂O (sodium oxide), Li₂O (lithium oxide), CaF₂ (calcium fluoride), MgF₂ (magnesium fluoride), BaF₂ (barium fluoride), SrF₂ (strontium fluoride), YbF₃ (ytterbium fluoride), ErF₃ (erbium fluoride), TbF₃ (terbium fluoride), and SmF₃ (samarium fluoride).

Words "principally contain" used herein refer to containing as the principal constituent that has the highest content.

[0010]

One of the opposing electrodes is in contact with the electron injection layer, and preferably contains a metal reducing the metal compounds.

Some of the alkali metals, alkaline earth metals, and rare earth metals have saturated vapor pressures higher than those of high-melting-point metals, such as Al. In general, compounds of these metals are reduced by Al being a high-melting-point metal. For example, CaO (calcium oxide) is reduced by Al to liberate Ca. Rb₂O (rubidium oxide) and SrO (strontium oxide) are also reduced by Al to liberate Rb (rubidium) and Sr (strontium).

The metal compounds are reduced to liberate the metal

atoms of the metal compounds and, thus, the luminescent layers are doped with the metal atoms. The metal atoms diffuse into the luminescent layers to merge with the macromolecules in the luminescent layers. Thus, the electron injection layer and the luminescent layers intertwine with each other, thereby enhancing the electron injection characteristics. Hence, the luminescent characteristics of the luminescent layers are enhanced.

Preferred metals reducing the metal compounds include Al, Au (gold), Ag (silver), Cr (chromium), Cu (copper), Ni (nickel), Ca, Mg (magnesium), Sr, Yb (ytterbium), Er (erbium), Tb (terbium), and Sm (samarium).

[0011]

The method for manufacturing an electro-optic device of the present invention provides the above-described electro-optic device including plural types of luminescent layers emitting different colors of light, an electron injection layer, and a cathode. The step of forming the electron injection layer is performed by using a plurality of metal compounds.

According to the present invention, the above-described electro-optic device can thus be manufactured and the resulting electro-optic device can produce the same effects as in above.

[0012]

In the method for manufacturing the electro-optic device, the step of forming the electron injection layer is performed by vapor deposition depositing one metal of the metal compounds on top of another.

Vapor deposition is the method of vaporizing a metal in a vacuum vessel at a predetermined temperature and pressure and depositing the metal atoms or metal molecules on a predetermined substrate to form a thin film. Vapor deposition can easily form a uniform thin film with a thickness on the order of nanometers.

According to the present invention, in the electron injection layer, the metal compounds spread in a state of mixture such as to form a netted structure over the luminescent layers, or in a multilayer state formed by depositing the plurality of metal compounds, and the uppermost surface of the metal compounds is involved in the luminescent layers. Thus, the electron injection layer formed of the plurality of metal compounds can lead to the above-described electro-optic device and produce the same effects as the above-described electro-optic device.

[0013]

In the method for manufacturing the electro-optic device, the step of forming the electron injection layer is performed by vapor codeposition simultaneously depositing the metal compounds.

It has known that the vapor codeposition is a method for forming a thin film of a mixture of a plurality of metal compounds on a substrate by vaporizing the plurality of metal compounds in the same vacuum vessel.

According to the present invention, the electron injection layer formed by the above vapor codeposition is in a form of a mixture containing the plurality of metal compounds. Thus, the resulting electro-optic device can be manufactured and the resulting electro-optic device can produce the same effects as in above.

[0014]

The method for manufacturing the electro-optic device of the present invention manufactures the above-described electro-optic device, and the step of forming the cathode uses a metal reducing the metal compounds.

Accordingly to the present invention, the above-described electro-optic device can thus be manufactured and the resulting electro-optic device can produce the same effects as in above.

[0015]

The electronic apparatus of the present invention includes the electro-optic device of the present invention.

Examples of the electronic apparatus include cellular phones, mobile information terminals, wristwatches, and information processing apparatuses, such as word processors

and personal computers. By using the electro-optic device of the present invention as the display, the resulting electronic apparatus exhibits superior luminescent characteristics.

[0016]

[Description of the Embodiments]

Embodiments of the electro-optic device, method for manufacturing the same, and electronic apparatus using the same, of the present invention will now be illustrated with reference to drawings. While the invention will be described using the embodiments, various modification in form and detail may be made without departing from the scope and spirit of the invention. The layers and members in the drawings are illustrated on different scales so as to be visible.

[0017]

[First Embodiment]

For a first embodiment of the electro-optic device of the present invention, an EL display device using electro-optic substances, particularly organic electro luminescent (EL) materials, will be described. Fig. 1 is a schematic illustration of a wiring arrangement of the EL display device according to the first embodiment.

[0018]

(EL Display Device)

The EL display device (electro-optic device) 1 shown in Fig. 1 is an active matrix EL display device using thin-film transistors (hereinafter referred to as TFTs) as switching elements.

[0019]

The EL display device 1 includes a plurality of scanning lines 101, a plurality of signal lines 102 extending perpendicular to the scanning lines 101, a plurality of power lines 103 extending parallel to the signal lines 102, and pixel regions X at the vicinities of the intersections of the scanning lines 101 and the signal lines 102, as shown in Fig. 1.

[0020]

The signal lines 102 are each connected to a data line driving circuit 100 including a shift register, a level shifter, a video line, and an analog switch. The scanning lines 101 are each connected to a scanning line driving circuit 80 including a shift register and a level shifter.

[0021]

Each pixel region X includes: a switching TFT 112 having a gate electrode to which scanning signals are transmitted through the corresponding scanning line 101; a hold capacitor 113 for holding an image signal supplied from the corresponding signal line 102 through the switching TFT 112; a driving TFT 123 having a gate electrode to which the

image signal held by the hold capacitor 113 is transmitted; a pixel electrode 23 to which a driving current is transmitted from the corresponding power line 103 when the pixel electrode (electrode) 23 is electrically connected to the power line 103 with the driving TFT 123; and a function layer 110 between the pixel electrode 23 and a cathode (electrode) 50. The pixel electrode 23, the cathode 50, and the function layer 110 constitute a luminescent element.

[0022]

In the EL display device 1, when the scanning line 101 is activated to turn on the switching TFT 112, the potential of the signal line 102 at this moment is held by the hold capacitor 113 and an on-off state of the driving TFT 123 is set depending on the state of the hold capacitor 113. The current from the power line 103 is transmitted to the pixel electrode 23 through the channel of the driving TFT 123 and further transmitted to the cathode 50 through the function layer 110. The function layer 110 emits light according to the quantity of the current therethrough.

[0023]

The form of the EL display device of the present embodiment will be illustrated in detail with reference to Figs. 2 to 5. Fig. 2 is a schematic plan view of the EL display device 1. Fig. 3 is a sectional view taken along line A-B in Fig. 2, and Fig. 4 is a sectional view taken

along line C-D in Fig. 2. Fig. 5 is a fragmentary enlarged sectional view of the substantial part shown in Fig. 3.

[0024]

The EL display device 1 of the present embodiment, shown in Fig. 2, includes: a light-transmissive, electrically insulative substrate 20; a pixel electrode region, not shown in the figure, in which pixel electrodes each connected to the corresponding switching TFT, not shown in the figure, are arranged in a matrix manner on the substrate 20; the power lines 103 disposed around the pixel electrode region, each connected to the corresponding pixel electrode; and a pixel portion 3 (inside the area designated by the dotted-chain line in the figure) being rectangular in plan view, disposed over at least the pixel electrode region. The pixel portion 3 is divided into two regions: an effective display region 4 (inside the area designated by the two-dot chain line in the figure) in the middle of the pixel portion; and a dummy region 5 (in the area between the dotted-chain line and the two-dot chain line) surrounding the effective display region 4.

[0025]

The effective display region 4 includes R, G, and B display regions each having the pixel electrode, arranged separately in the A-B direction and the C-D direction.

The scanning line driving circuits 80 are disposed at

both sides in the figure of the effective display region 4. The scanning line driving circuits 80 are disposed under the dummy region 5.

[0026]

In addition, a test circuit 90 is provided above the effective display region 4 in the plan view. The test circuit 90 is disposed under the dummy region 5. The test circuit 90 is intended to check the operational state of the EL display device 1. For example, the test circuit 90 includes check data output means, not shown in the figure, for outputting check record, so that the quality of the display device during the process or before shipping can be checked for defects.

[0027]

The driving voltages of the scanning line driving circuits 80 and the test circuit 90 are applied from a predetermined power supply through driving voltage conductors 310 (see Fig. 3) and other driving voltage conductors 340 (see Fig. 4). Drive control signals and driving voltages to the scanning line driving circuits 80 and the test circuit 90 are transmitted and applied from a predetermined main driver or the like for controlling the operation of the EL display device 1 through drive control signal conductors 320 (see Fig. 3) and a driving voltage conductor 350 (see Fig. 4). The drive control signals refer

to control command signals transmitted from the main driver or the like when the scanning line driving circuits 80 and the test circuit 90 output signals.

[0028]

As shown in Figs. 3 and 4, the EL display device 1 has the substrate 20 and a sealing substrate 30 bonded with a sealing resin 40. In the region enclosed by the substrate 20, the sealing substrate 30, and the sealing resin 40, a dryer 45 and a nitrogen gas-filling layer 46 which is filled with nitrogen gas are provided to prevent water and oxygen from entering the inside of the EL display device 1. Thus, the lifetime of the EL display device 1 is increased.

The dryer 45 may be replaced with a getter.

[0029]

For a so-called top-emission EL display device, the substrate 20 may be transparent or opaque because luminescent light is drawn from the sealing substrate 30 opposing the substrate 20. Exemplary opaque materials for the substrate 20 include ceramics such as alumina, stainless steel sheets or other metal sheets subjected to insulating treatment by, for example, surface oxidation, thermosetting resins, and thermoplastic resins.

For a so-called back-emission EL display device, the substrate 20 is transparent or semitransparent because luminescent light is drawn from the substrate 20. For

example, glass, quartz, and resins (plastics and plastic films) are used, and particularly soda glass is preferably used because of its low expense.

[0030]

The sealing substrate 30 may be an electrically insulative plate. The sealing resin 40 is made of, for example, a thermosetting resin or a UV curable resin. In particular, an epoxy resin, which is one type of thermosetting resins, is preferably used.

[0031]

A circuit portion 11 including the driving TFTs 123 and other elements for driving the pixel electrodes 23 is formed over the substrate 20 and the function layer 110 is provided on the circuit portion 11. As shown in Fig. 5, the function layer 110 includes pixel electrodes 23, hole injection/transport layers 70 for injecting and transporting holes from the respective pixel electrodes 23, organic EL layers (luminescent layers) 60 including an organic EL substance, which is one type of electro-optic substances, an electron injection layer 52 for injecting electrons into the organic EL layers 60, and a cathode 50, deposited in that order.

[0032]

The pixel electrodes 23, which are formed of a transparent conductive film such as ITO, inject positive

holes to the respective organic EL layers 60 depending on the voltage applied, and have a high work function and conductivity. The material of the pixel electrodes 23 is not limited to ITO. For a so-called top emission EL display device, it is not necessary to use a light-transmissive material, and any material may be used as long as it is suitable. For a so-called back emission EL display device, known transparent materials may be used. For example, metal oxides may be used, including indium tin oxide (ITO) and zinc (Zn)-containing metal oxides, such as indium zinc oxide amorphous transparent conductive film (IZO, registered trademark, produced by Idemitsu Kosan Co., Ltd.).

[0033]

The hole injection/transport layers 70 are formed of, for example, a polythiophene derivative or a polypyrrole derivative. These materials may be doped. More specifically, for example, Bytron-p produced by Bayer Chemicals, which is one type of PEDOT:PSS, is preferably used.

[0034]

The organic EL layers 60 each have a luminescence spectrum band corresponding to one of three primary colors to display full color images. A pixel is constituted of an organic EL layer 60R having a red luminescence spectrum band, an organic EL layer 60G having a green luminescence spectrum

band, and an organic EL layer 60B having a blue luminescence spectrum band. These EL organic layers gradate and emit light. Thus, the EL display device 1 produces full color images as a whole.

The organic EL layers 60 may be formed of known luminescent materials capable of emitting fluorescence or phosphorescence. Preferred luminescent materials include polyfluorene derivatives (PF), poly(p-phenylene vinylene) derivatives (PPV), polyphenylene derivatives (PP), poly(p-phenylene) derivatives (PPP), polyvinylcarbazole (PVK), polythiophene derivatives, and polysilanes such as poly(methylphenylsilane) (PMPS).

These macromolecular materials may be doped with macromolecular colorants, such as perylene dyes, coumarin dyes, and rhodamine dyes, or low-molecular-weight materials, such as rubrene, perylene, 9,10-diphenylanthracene, tetraphenylbutadiene, Nile Red, Coumarin 6, and quinacridone.

[0035]

The electron injection layer 52 is formed by uniformly formed of a plurality of metal compounds over the entire surfaces of the organic EL layers 60. Each one of the plurality of metal compounds enhances the luminescence characteristics of at least one type of the organic layers 60. The plurality of metal compounds therefore inject electrons without degrading the luminescent characteristics

of the organic EL layers 60R, 60G, and 60B. The molecules or atoms of the plurality of metal compounds spread substantially two-dimensionally, that is, in a state of a so-called ultra-thin film, and form a netted structure. Thus, each of the plurality of metal compounds is, therefore, involved in the organic EL layers 60 even if they are deposited one on top of another, and more specifically the metal compounds are in contact with the organic EL layers 60R, 60G, and 60B in terms of electron injection.

Preferably, the metal compounds are of low work function, and principally contain at least one of alkali metals, alkaline earth metals, and rare earth metals. Suitable metal compounds are fluorides, oxides, chlorides, and the like. Examples of preferred metal compounds include NaF (sodium fluoride), LiF (lithium fluoride), CsF (cesium fluoride), RbF (rubidium fluoride), Na₂O (sodium oxide), Li₂O (lithium oxide), CaF₂ (calcium fluoride), MgF₂ (magnesium fluoride), BaF₂ (barium fluoride), SrF₂ (strontium fluoride), YbF₃ (ytterbium fluoride), ErF₃ (erbium fluoride), TbF₃ (terbium fluoride), and SmF₃ (samarium fluoride).

In the present embodiment, LiF and SrF₂ are used as the metal compounds.

[0036]

The cathode 50 has an area larger than that of the total area of the effective display region 4 and dummy

region 5 to cover both of them, as shown in Figs. 3 and 4, and contains a metal reducing the metal compounds of the electron injection layer 52. The cathode 50 may be a composite including a first cathode layer of a reducing metal deposited on the organic EL layer side and a second cathode layer of aluminium, an alloy principally containing aluminium, silver, or a silver-magnesium alloy deposited on the first cathode layer.

Preferred reducing metals include Al, Au (gold), Ag (silver), Cr (chromium), Cu (copper), Ni (nickel), Ca, Mg (magnesium), Sr, Yb (ytterbium), Er (erbium), Tb (terbium), and Sm (samarium).

The second cathode layer covers the first cathode layer to protect it from chemical reactions with oxygen or water, and enhances the conductivity of the cathode 50. The material of the second cathode layer is, therefore, not limited to metals, and any material may be used as long as it is chemically stable and has a low work function. Also, the second cathode layer may be in a single layer form. For a so-called top emission EL display device, a known transparent material, ITO, is preferably used. Other transparent materials include metal compounds containing zinc (Zn), such as indium zinc oxide amorphous transparent conductive film (IZO, registered trademark, produced by Idemitsu Kosan Co., Ltd.).

In the present embodiment, the cathode 50 includes a Ca first cathode layer and an Al second cathode layer.

However, the cathode 50 is not limited to the composite including the first and second cathode layers, and it may be formed of a mixture of the materials of the first and second cathode layers.

[0037]

The vicinities of the driving TFTs 123 in the effective display region 4 will now be described with reference to Fig. 5. Fig. 5 shows a cross section of the pixel region X, taken along line A-B in Fig. 2.

As shown in Fig. 5, a protective underlayer 281 essentially composed of SiO_2 and silicon layers 241 are formed, in that order, on the surface of the substrate 20. The surfaces of the silicon layers 241 are covered with a gate insulating layer 282 principally containing SiO_2 and/or SiN .

[0038]

The region of the silicon layer 241 opposing a gate electrode 242 with the gate insulating layer 282 therebetween serves as a channel region 241a. The gate electrode 242 is a part of the scanning line 101 not shown in the figure. The surface of the gate insulating layer 282 covering the silicon layer 241 and having the gate electrode 242 is covered with a first insulating interlayer 283

principally containing SiO_2 .

[0039]

The silicon layer 241 also includes a lightly doped source region 241b and a heavily doped source region 241S at the source side of the channel region 241a, and a lightly doped drain region 241c and a heavily doped drain region 241D at the drain side of the channel region 241a, thus having a so-called LDD (light doped drain) structure. The heavily doped source region 241S is connected to a source electrode 243 through a contact hole 243a formed in the gate insulating layer 282 and the first insulating interlayer 283. The source electrode 243 is a part of the above-described power line 103 (see Fig. 1, extending from the source electrode 243 in Fig. 5 perpendicular to the sheet of the figure). The heavily doped drain region 241D is connected to a drain electrode 244 formed in the same layer as the source electrode 243 through a contact hole 244a formed in the gate insulating layer 282 and the first insulating interlayer 283.

[0040]

The upper surface of the first insulating interlayer 283 having the source electrode 243 and the drain electrode 244 is covered with a second insulating interlayer 284 principally containing, for example, an acrylic resin. The second insulating interlayer 284 may be formed of a material

other than the acrylic insulative resin, such as SiN or SiO₂. The ITO (indium tin oxide) pixel electrodes 23 are disposed on the upper surface of the second insulating interlayer 284, and are each connected to the corresponding drain electrode 244 through a contact hole 23a formed in the second insulating interlayer 284. Thus, each pixel electrode 23 is connected to the heavily doped drain region 241D of the silicon layer 241 through the drain electrode 244.

[0041]

TFTs (driving circuit TFTs) included in the scanning line driving circuits 80 and the test circuit 90, which are n-channel or p-channel TFTs constituting an inverter of a shift register, also have the same structure as the other driving TFTs 123 except that they do not connected to the pixel electrodes 23.

[0042]

The surface of the second insulating interlayer 284 having the pixel electrodes 23 is covered with a lyophilic control layer 25 principally containing a lyophilic material, such as SiO₂, and an organic bank layer 221 made of, for example, acrylic resin, polyimide, or the like. The lyophilic control layer 25 and the organic bank layer 221 have openings 25a and 221a, respectively, corresponding to the pixel electrodes 23. A hole injection/transport layer 70 and the organic EL layer 60 are deposited, in that order,

on the surface of the each pixel electrode 23 in the openings 25a and 221a. "Lyophilic" of the lyophilic control layer 25 means that the control layer has a higher affinity for liquid higher than at least the material of the organic bank layer 221, such as an acryl resin or polyimide.

These layers from the substrate 20 to the second insulating interlayer 284 constitute the circuit portion 11.

[0043]

In order to display color images, the EL display device 1 of the present embodiment includes the organic EL regions 60R, 60G, and 60B in their respective display regions R, G, and B, and a BM (black matrix), not shown in the figure, is formed by metallic chromium sputtering or the like between the organic bank layer 221 and the lyophilic control layer 25 at each boundary between the display regions.

[0044]

In the EL display device 1 thus structured, the metal compound ultra-thin film of LiF and SrF_2 is formed over the organic EL layers 60R, 60G, and 60B. The LiF injects electrons of the cathode to the organic EL layers 60B of the organic EL layers 60 and the SrF_2 injects the electrons to the organic EL layers 60R and 60G. When current flows to the anode, holes are injected into the organic EL layers 60 and the holes combine with electrons. Consequently, the organic EL layers 60 emit light, thus producing a full color

image with suitable gradation. Since the electron injection layer 52 contains the plurality of metal compounds, the luminescent characteristics of each of the organic EL layers 60R, 60G, and 60B can be enhanced.

[0045]

In addition, since the cathode 50 contains a metal compound Ca, the LiF and SrF_2 are reduced by Ca to liberate Li and Sr. Thus, the organic EL layers 60 are doped with the Li and Sr. The Li and Sr disperse into the organic EL layers 60 to merge with the macromolecules in the organic EL layers 60. Thus, the electron injection layer 52 and the organic EL layers 60 intertwine with each other, thereby enhancing the electron injection characteristics. Hence, the reducing metal enhances the luminescent characteristics of the organic EL layers 60. Furthermore, the EL display device 1 can produce RGB color images with gradation.

[0046]

(Manufacturing method of EL display device)

A method for manufacturing the EL display device 1 of the present embodiment will be illustrated in detail with reference to Figs. 6 to 11. Figs. 6 to 10 are sectional views of manufacturing process steps, taken along line A-B in Fig. 2. Fig. 11 is a schematic illustration of a vapor deposition apparatus used for manufacturing the EL display device 1.

[0047]

As shown in Fig. 6(a), first the protective underlayer 281 is formed on the surface of the substrate 20. An amorphous silicon layer 501 is deposited on the protective underlayer 281 by ICVD or plasma CVD, and is then crystallized to form a polysilicon layer by laser annealing or flash heating.

[0048]

Turning to Fig. 6(b), the polysilicon layer is patterned by photolithography to form silicon layers 241, 251, and 261 in an island-shaped manner. The silicon layers 241 among these silicon layers are disposed in the display region and included in the respective driving TFTs 123 connected to the pixel electrodes 23. The silicon layers 251 and 261 respectively constitute a p-channel and an n-channel TFT (driving circuit TFTs) included in the scanning line driving circuits 80.

[0049]

Then, the gate insulating layer 282 is deposited to a thickness in the range of about 30 to 200 nm over the entire surfaces of the silicon layers 241, 251, and 261 and the protective underlayer 281 by plasma CVD or heat oxidation. If heat oxidation is applied, the silicon layers 241, 251, and 261 may be crystallized simultaneously with the formation of the gate insulating layer 282, thereby turning

into polysilicon layers.

[0050]

Also, if the silicon layers 241, 251, and 261 are channel-doped, boron ions are implanted at a dosage of about $1 \times 10^{12} \text{ cm}^{-2}$ at this timing. Consequently, the silicon layers 241, 251, and 261 become lightly doped p-type silicon layers containing about $1 \times 10^{17} \text{ cm}^{-3}$ of dopant (calculated using the dopant after activation annealing).

[0051]

Then, phosphorus ions are implanted at a dosage of about $1 \times 10^{15} \text{ cm}^{-2}$ through an ion implantation mask provided on part of the channel layers of the p-channel TFT and n-channel TFT. As a result, a high concentration of dopant is introduced into the patterning mask in a self-aligning manner. Thus, heavily doped source regions 241S and 261S and heavily doped drain regions 241D and 261D are formed in the silicon layers 241 and 261, as shown in Fig. 6(c).

[0052]

Then, a gate electrode-forming conductive layer 502 is formed of a doped silicon, a silicide, or a metal film, such as that of aluminium, chromium, or tantalum, over the entire surface of the gate insulating layer 282, as shown in Fig. 6(c). The conductive layer 502 has a thickness of about 500 nm. Subsequently, a gate electrode 252 of the p-channel driving circuit TFT, the gate electrodes 242 of the pixel

TFTs, and a gate electrode 262 of the n-channel driving circuit TFT are formed by patterning, as shown in Fig. 6(d). In addition, the drive control signal conductors 320 (350) and first layers 121 of cathode power supply lines are formed at this moment. In this instance, the drive control signal conductors 320 (350) are disposed in the dummy region 5.

[0053]

Then, phosphorus ions are implanted into the silicon layers 241, 251, and 261 at a dosage of about $4 \times 10^{13} \text{ cm}^{-2}$ using the gate electrodes 242, 252, and 262 as masks, as shown in Fig. 6(d). As a result, a low concentration of dopant is introduced into the gate electrodes 242, 252, and 262 in a self-aligning manner. Thus, lightly doped source regions 241b and 261b and lightly doped drain regions 241c and 261c are formed in the silicon layers 241 and 261, as shown in Figs. 7(c) and 7(d). In the silicon layer 251, lightly doped regions 251S and 251D are formed.

[0054]

Turning to Fig. 7(e), an ion implantation mask 503 is provided so as to cover the entire surface except the p-channel driving circuit TFT 252. Boron ions are implanted into the silicon layer 251 at a dosage of about $1.5 \times 10^{15} \text{ cm}^{-2}$ through the ion implantation mask 503. As a result, the gate electrode 252 of the p-channel driving circuit TFT

serves as a mask, and thus the silicon layer 252 is doped with a high concentration of dopant in a self-aligning manner. Thus, the lightly doped regions 251S and 251D are counter-doped to form a source region and a drain region of the p-channel driving circuit TFT.

[0055]

Turning to Fig. 7(f), the first insulating interlayer 283 is formed over the entire surface of the substrate 20, and is subsequently patterned to form contact holes C corresponding to the positions of the source and drain electrodes of each TFT by photolithography.

[0056]

Turning to Fig. 7(g), a conductive layer 504 is formed of a metal, such as aluminium, chromium, or tantalum, to cover the first insulating interlayer 283. The conductive layer 504 has a thickness in the range of about 200 to 800 nm. Then, on the conductive layer 504, the patterning masks 505 are provided to cover the regions 240a where the source and drain electrodes of the TFTs will be formed, the regions 310a where the driving voltage conductors 310 (340) will be formed, and the regions 122a where a second layer of the cathode power supply line will be formed. The conductive layer 504 is patterned to form source electrodes 243, 253, and 263 and drain electrodes 244, 254, and 264 shown in Fig. 8(h).

[0057]

Turning to Fig. 8(i), the second insulating interlayer 284 covering the first insulating interlayer 283 having these source and drain electrodes is formed of a macromolecular material, such as an acrylic resin. Preferably, the second insulating interlayer 284 has a thickness in the range of about 1 to 2 μm . The second insulating interlayer may be formed of SiN or SiO₂. In this instance, preferably, the thickness of the SiN layer is set at about 200 nm, and the thickness of the SiO₂ layer is set about 800 nm.

[0058]

Turning to Fig. 8(j), contact holes 23a are formed in the second insulating interlayer 284 by etching to remove the regions corresponding to the drain electrodes 244 of the driving TFTs.

Then, a transparent conductive layer for the pixel electrodes 23 is formed to cover the entire surface of the substrate 20. The transparent conductive layer is patterned to the pixel electrodes 23 electrically connected to the respective drain electrodes 244 through the contact holes 23a, and to dummy patterns 26 in the dummy region, as shown in Fig. 9(k). The pixel electrodes shown in Figs. 3 and 4 collectively include the actual pixel electrodes 23 and the dummy patterns 26.

The dummy patterns 26 are not connected to underlying metal wires through the second insulating interlayer 284. Specifically, the dummy patterns 26 are disposed in an island-shaped manner and have substantially the same shape as the pixel electrodes 23 disposed in the effective display region. The dummy patterns 26 may of course have a different shape from that of the pixel electrodes 23. In this instance, the dummy patterns 26 are disposed at least over the driving voltage conductors 310 (340).

[0059]

Turning to Fig. 9(1), the lyophilic control layer 25, which is an insulating layer, is formed over the pixel electrodes 23, the dummy patterns 26, and the second insulating interlayer 284. The lyophilic control layer 25 partially has openings 25a (see Fig. 3 as well) over the pixel electrodes 23 so that holes can transfer from the pixel electrodes 23. In contrast, over the dummy patterns 26 not having the openings 25a, the insulating layer (lyophilic control layer) 25 functions as a hole transfer block layer to prevent hole from transferring.

[0060]

Subsequently, as shown in Fig. 9(1), the BM is formed in the recess of the lyophilic control layer 25 between each two adjacent pixel electrodes 23. More specifically, metallic chromium is deposited in the recesses of the

lyophilic control layer 25 by sputtering.

[0061]

Turning to Fig. 9(m), the organic bank layer 221 is formed in predetermined regions of the lyophilic control layer 25 so as to cover the BM. For the organic bank layer 221, a resist, such as an acrylic resin or a polyimide resin, is dissolved in a solvent and this solution is applied to form an organic layer by spin coating, dip coating, or the like. Any material can be used for the organic layer, as long as it is insoluble in solvents for an ink described later and easy to pattern by etching.

[0062].

Then, the organic layer is simultaneously etched by photolithography or the like to form openings 221a. Thus the organic bank layer 221 having the openings 221a with side walls is obtained. In this instance, the organic bank layer 221 is disposed at least over the drive control signal conductors 320.

[0063]

The surface of the organic bank layer 221 is provided with lyophilic regions and liquid-repellent regions. In the present embodiment, these regions are formed in a plasma treatment process. The plasma treatment process includes: a preheating step; the step of giving ink-philic characteristics or lyophilic characteristics to the side

surfaces of the openings 221a of the organic bank layer 221, the electrode surfaces 23c of the pixel electrodes 23, and the upper surface of the lyophilic control layer 25; the step of giving ink-repellent characteristics to the upper surface of the organic bank layer 221, and a cooling step.

[0064]

Specifically, the base material (substrate 20 having the bank layer and other layers) is heated to a predetermined temperature of, for example, about 70 to 80°C. Subsequently, in the step of giving ink-philic characteristics, the base material is subjected to plasma treatment (O₂ plasma treatment) in an atmosphere of air, using oxygen as a reaction gas. Then, in the step of giving ink-repellent characteristics, plasma treatment (CF₄ plasma treatment) is performed in an atmosphere of air, using tetrafluoromethane as a reaction gas. The substrate heated for the plasma treatments is cooled down to room temperature and, thus, the ink-philic and ink-repellent characteristics are given to the predetermined regions separately.

[0065]

The electrode surfaces 23c of the pixel electrodes 23 and the lyophilic control layer 25 are affected to some extent by the CF₄ plasma treatment. However, the materials of the pixel electrode 23, such as ITO, and the materials of the lyophilic control layer 25, such as SiO₂ or TiO₂, do not

have affinity to fluorine. Accordingly, hydroxy groups introduced in the step of giving ink-philic characteristics are not replaced with fluoride groups, and the ink-philic characteristics are thus maintained.

[0066]

Then, the step of forming hole injection/transport layers is performed to form hole injection/transport layers 70 shown in Fig. 10(n). In the step of forming hole injection/transport layers, a material ink containing materials of the hole injection/transport layers is deposited on the electrode surfaces 23c by an ink jet technique, followed by drying. Thus, the hole injection/transport layers 70 are formed on the electrodes 23. Preferably, this hole injection/transport layer forming step and subsequent steps are performed in an atmosphere of an inert gas, such as nitrogen or argon, in order to prevent the hole injection/transport layers 70 and the organic EL layers 60 from oxidizing.

In the ink jet technique, a discharge head (not shown) filled with a material ink containing the material of the hole injection/transport layers 70, such as PEDOT:PSS, discharges droplets of the material ink, each of whose volume is controlled, onto the electrode surfaces 23c through discharge nozzles opposed to the electrode surfaces 23c in the openings 25a in the lyophilic control layer 25

while being shifted relatively with respect to the base material (substrate 20). Then, the discharged material ink droplets are dried to evaporate the polar solvent contained in the material ink, and thus the hole injection/transport layer 70 is formed.

The material ink can be prepared by dissolving, for example, PEDOT:PSS in a polar solvent, such as isopropyl alcohol. Discharged droplets spread over the electrode surfaces 23c subjected to the ink-philic treatment and the bottoms of the openings 25a of the lyophilic control layer 25. On the other hand, the surface of the organic bank layer 221 repels the droplets because of the ink-repellent characteristics. Therefore, even if a droplet deviates from predetermined discharge positions and lands on the surface of the organic bank layer 221, the surface is not wetted with the droplet, and the repelled droplet falls into the opening 25a of the lyophilic control layer 25.

[0067]

Then, the organic EL layers 60 are formed in the step of forming the organic EL layers, as shown in Fig. 10(n). In this step, material inks each containing a material of the organic EL layers are discharged on the hole injection/transport layers 70 by an ink jet technique, as in above, followed by drying and heating. Thus, the organic EL layers 60 are formed in the openings 221a of the organic

bank layer 221.

[0068]

In the organic EL layer forming step, a nonpolar material incapable of dissolving the hole injection/transport layers 70 is used as a solvent of the material ink for the organic EL layers to prevent the hole injection/transport layers 70 from redissolving.

In the organic EL layer forming step, for example, a discharge head (not shown) filled with a material ink containing the material of the blue (B) organic EL layers 60 discharges controlled amounts of droplets of the material ink onto the hole injection/transport layers 70 in the openings 25a of the insulative lyophilic control layer 25 through discharge nozzles opposed to the hole injection/transport layers 70 while being shifted relatively with respect to the base material (substrate 20).

[0069]

Discharged droplets spread over the surfaces of the hole injection/transport layers 70, thus filling the openings 25a of the lyophilic control layer 25. On the other hand, the surface of the ink-repellent organic bank layer 221 repels the droplets because of the ink-repellent characteristics. Therefore, even if a droplet deviates from predetermined discharge positions and lands on the surface of the organic bank layer 221, the surface is not wetted

with the droplet, and the repelled droplet falls into the openings 25a of the lyophilic control layer 25. Thus, the material ink is deposited in the openings 221a of the bank layer 221 to fill them. Then, the discharged droplets are dried to evaporate the nonpolar solvent contained in the ink, and thus the organic EL layers 60 are formed. For R, G, and B color organic EL layers 60, their respective inks are discharged corresponding to the R, G, and B display regions.

[0070]

The hole injection/transport layers 70 and the organic EL layers 60 are formed by the respective ink jet processes with the angles of the discharge heads controlled according to the dot pitch of luminescence.

[0071]

Then, the electron injection layer 52 is formed on the organic EL layers 60, as shown in Fig. 10(n), in the step of forming the electron injection layer by vapor deposition using a deposition apparatus shown in Fig. 11. In the present embodiment, LiF and SrF_2 are used for the electron injection layer 52.

[0072]

The deposition apparatus 180 shown in Fig. 11 includes a treatment chamber 182, a vacuum controller 186 for evacuating the treatment chamber 182, a substrate holder 187 for holding a substrate 20 to be subjected to vapor

deposition, a temperature controller 188 for controlling the temperature of the substrate 20 to a predetermined value, and a deposition source 189 for heating materials.

In the deposition apparatus 180, the deposition source 189 vaporizes the materials to deposit their molecules on the substrate 20 while the treatment chamber 182 is controlled at a predetermined temperature and pressure and the substrate 20 is set at a predetermined temperature. Thus, the molecules of the materials form a uniform thin film on the substrate 20. The deposition apparatus 180 facilitates the formation of a thin film made of a desired material, and besides can form a thin film with a thickness on the order of nanometers.

[0073]

In the formation of the electron injection layer using the vapor deposition apparatus 180, first LiF is placed on the deposition source 189 and the LiF is uniformly deposited on the substrate 20 to form a LiF layer. Subsequently, SrF_2 is vapor-deposited in the same manner. The LiF and SrF_2 deposited as above are formed into ultra-thin films disposed one on top of the other. Thus, the LiF and SrF_2 are involved in the organic EL layers to come in contact with the organic EL layers 60 in terms of electron injection.

[0074]

Turning to Fig. 10(o), the cathode 50 is formed by

vapor deposition in the step of forming a cathode. The cathode 50 includes a first cathode layer and a second cathode layer. The first cathode layer is preferably formed of Ca, which reduces the LiF and SrF_2 in the electron injection layer 52. The second cathode layer is preferably formed of a conductive material capable of protecting the first cathode layer from oxygen and water, and Al is suitable. The cathode 50 is uniformly deposited over the entire surface of the electron injection layer 52.

[0075]

Finally, a sealing step is performed so as to form the sealing substrate 30, as shown in Fig. 10(o). In the sealing step, the sealing substrate 30 is bonded to the substrate 20 with an adhesive 40, having the dryer 45 inside. Preferably, the sealing step is performed in an atmosphere of an inert gas, such as nitrogen, argon, or helium.

[0076]

In the above-described process, the electron injection layer 52 is formed by vapor deposition forming the ultra-thin metal compound layers of LiF and SrF_2 are formed and thus containing the plurality of metal compounds. Consequently, the resulting EL display device has organic EL layers 60 exhibiting enhanced luminescence characteristics. In addition, the cathode 50 includes the Ca layer provided by vapor deposition. Since the Ca reduces the LiF and SrF_2 ,

the luminescent characteristics of the organic EL layers 60 can be further enhanced.

Moreover, since the electron injection layer 52 and the cathode 50 are uniformly formed through a series of depositions over the entire surface without patterning by mask deposition, the manufacture of the EL display device can be facilitated. Furthermore, since the electron injection layer 52 and the cathode 50 are uniformly provided, the resulting EL display device can produce RGB color images with gradation.

[0077]

[Second Embodiment]

A second embodiment of the electro-optic device of the present invention will now be illustrated. The present embodiment is different from the first embodiment in the state of the metal compounds in the electron injection layer 52 and the step of forming the electron injection layer in the manufacturing method of the EL display device, and the other is the same as in the first embodiment.

In the present embodiment, only the difference from the first embodiment will be described, and the same parts are designated by the same reference numerals.

[0078]

The electron injection layer 52 of the present embodiment is uniformly formed in a state where the

molecules or atoms of the plurality of metal compounds are mixed. In this instance, if LiF and SrF_2 are used as the metal compounds, the electron injection layer 52 is formed of a mixture of LiF and SrF_2 . Since a layer of the metal compounds is formed over the organic EL layers 60R, 60G, and 60B, the LiF injects electrons of the cathode to the organic EL layers 60B of the organic EL layers 60 and the SrF_2 injects the electrons to the organic EL layers 60R and 60G. Hence, the electron injection layer 52 can enhance the luminescent characteristics of each of the organic EL layers 60R, 60G, and 60B.

The present embodiment can produce the same effect as the first embodiment.

[0079]

In the step of forming the electron injection layer, vapor deposition is performed using the vapor-deposition apparatus shown in Fig. 12. In the present embodiment, LiF and SrF_2 are used for the electron injection layer 52.

The vapor-deposition apparatus 190 shown in Fig. 12 has basically the same structure as the foregoing vapor-deposition apparatus 180, but has deposition sources 189a and 189b so as to deposit different types of materials. The vapor-deposition apparatus 190 thus structured includes the deposition sources 189a and 189b provided with LiF and SrF_2 , respectively, as the deposition materials, and performs so-

called codeposition simultaneously depositing the LiF and SrF₂ on the substrate 20.

The codeposition using the vapor deposition apparatus 190 vapor-deposits a film of LiF and SrF₂ whose molecules or atoms are mixed. Thus, the electron injection layer 52 exhibits high electron injection characteristics to the organic EL layers 60 as described above.

[0080]

[Third Embodiment]

Electronic apparatuses including an EL display device according to the first or second embodiment will now be described with reference to Fig. 13.

Fig. 13(a) is a perspective view of a cellular phone. In Fig. 13(a), reference numerals 1000 and 1001 designate a body of the cellular phone and a display using an EL display device described above, respectively.

Fig. 13(b) is a perspective view of a wristwatch type electronic apparatus. In Fig. 13(b), reference numerals 1100 and 1101 designate a body of the wristwatch and a display using an EL display device described above, respectively.

Fig. 13(c) is a perspective view of a portable information processing apparatus such as a word processor or a personal computer. In Fig. 13(c), reference numerals 1200, 1201, 1202, and 1203 designate the information processing

apparatus, an input region such as a keyboard, a body of the information processing apparatus, and a display including an EL display device described above, respectively.

[0081]

Each of the electronic apparatuses shown in Figs. 13(a) to 13(c) includes the EL display device according to the first embodiment. Accordingly, these apparatuses exhibit the characteristic features of the EL display device of the above-described first embodiment; hence, they are superior electronic apparatuses.

Such an electronic apparatus is manufactured by embedding the EL display device 1 according to the first or second embodiment in the display portion of an electronic apparatus, such as a cellular phone, a portable information processing apparatus, or a wristwatch type electronic apparatus.

[Brief Description of the Drawings]

[Fig. 1] Fig. 1 is a schematic illustration of a wiring arrangement of an EL display device according to a first embodiment.

[Fig. 2] Fig. 2 is a plan view of the structure of the EL display device according to the first embodiment.

[Fig. 3] Fig. 3 is a sectional view taken along line A-B in Fig. 2.

[Fig. 4] Fig. 4 is a sectional view taken along line C-D

in Fig. 2.

[Fig. 5] Fig. 5 is a fragmentary enlarged sectional view of the substantial part shown in Fig. 3.

[Fig. 6] Fig. 6 is a process view of a method for manufacturing the EL display device according to the first embodiment.

[Fig. 7] Fig. 7 is a process view of the method for manufacturing the EL display device according to the first embodiment.

[Fig. 8] Fig. 8 is a process view of the method for manufacturing the EL display device according to the first embodiment.

[Fig. 9] Fig. 9 is a process view of the method for manufacturing the EL display device according to the first embodiment.

[Fig. 10] Fig. 10 is a process view of the method for manufacturing the EL display device according to the first embodiment.

[Fig. 11] Fig. 11 shows a vapor deposition apparatus for manufacturing the EL display device according to the first embodiment.

[Fig. 12] Fig. 12 shows a vapor deposition apparatus for manufacturing an EL display device according to a second embodiment.

[Fig. 13] Fig. 13 is a representation of electronic

apparatuses according to a third embodiment.

[Reference Numerals]

1: EL display device (electro-optic device); 23: pixel
electrode (electrode); 50: cathode (electrode); 52: electron
injection layer; 60: organic EL layer (luminescent layer);
1000, 1100, 1200: electronic apparatus

[Name of Document] ABSTRACT

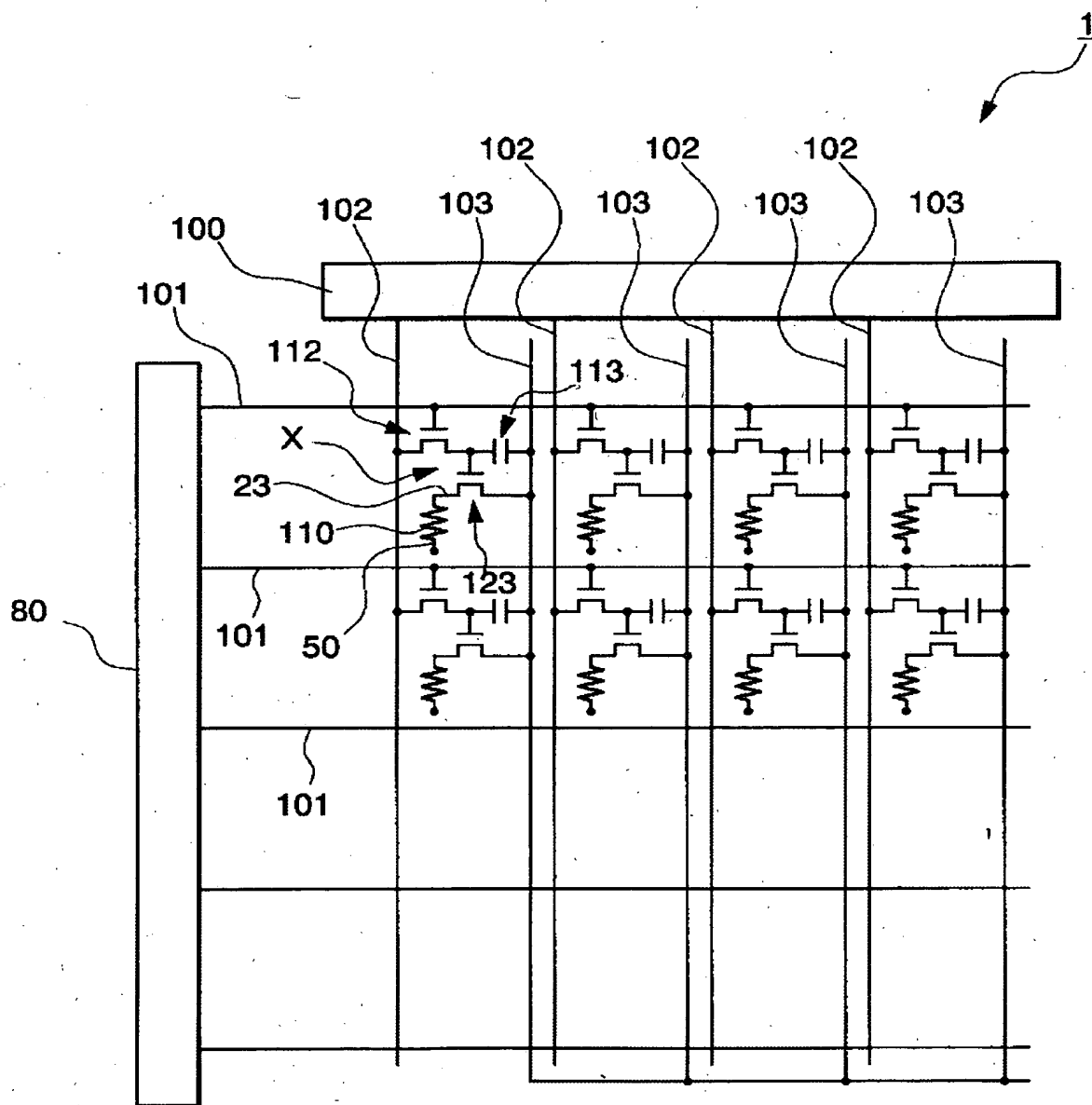
[Abstract]

[Object] To provide an electro-optic device including an electron injection layer and a cathode that are uniformly formed over the substrate so that R, G, and B organic EL layers can exhibit enhanced luminescent characteristics, and to provide a method for manufacturing the electro-optic device and an electronic apparatus using the electro-optic device.

[Solving Means] An electro-optic device includes plural types of luminescent layers 60 emitting different luminescent colors of light and an electron injection layer 52 between electrodes 23 and 50 opposing each other. The electron injection layer 52 is formed of a plurality of metal compounds.

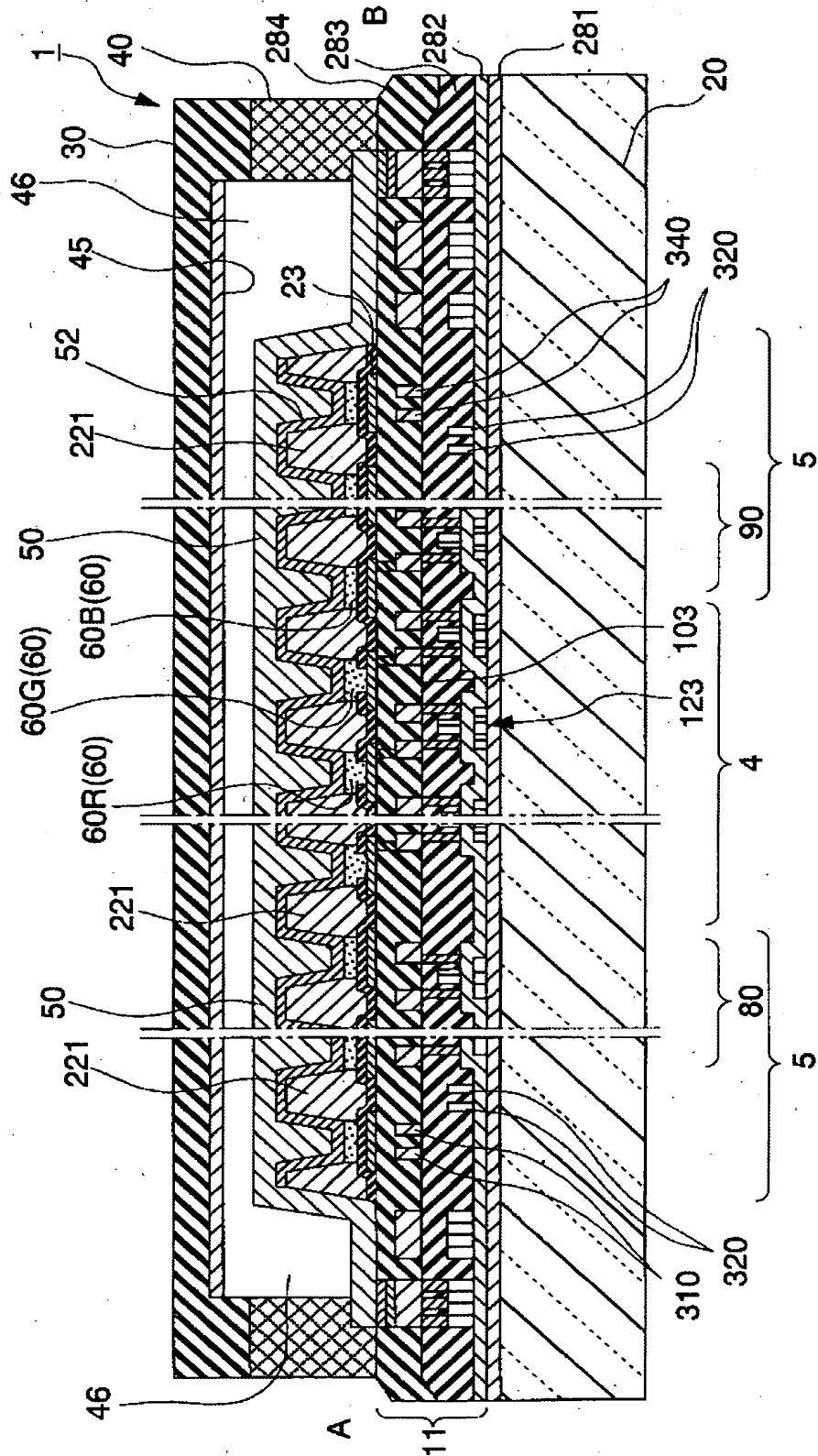
[Selected Figure] Fig. 5

[FIG. 1]

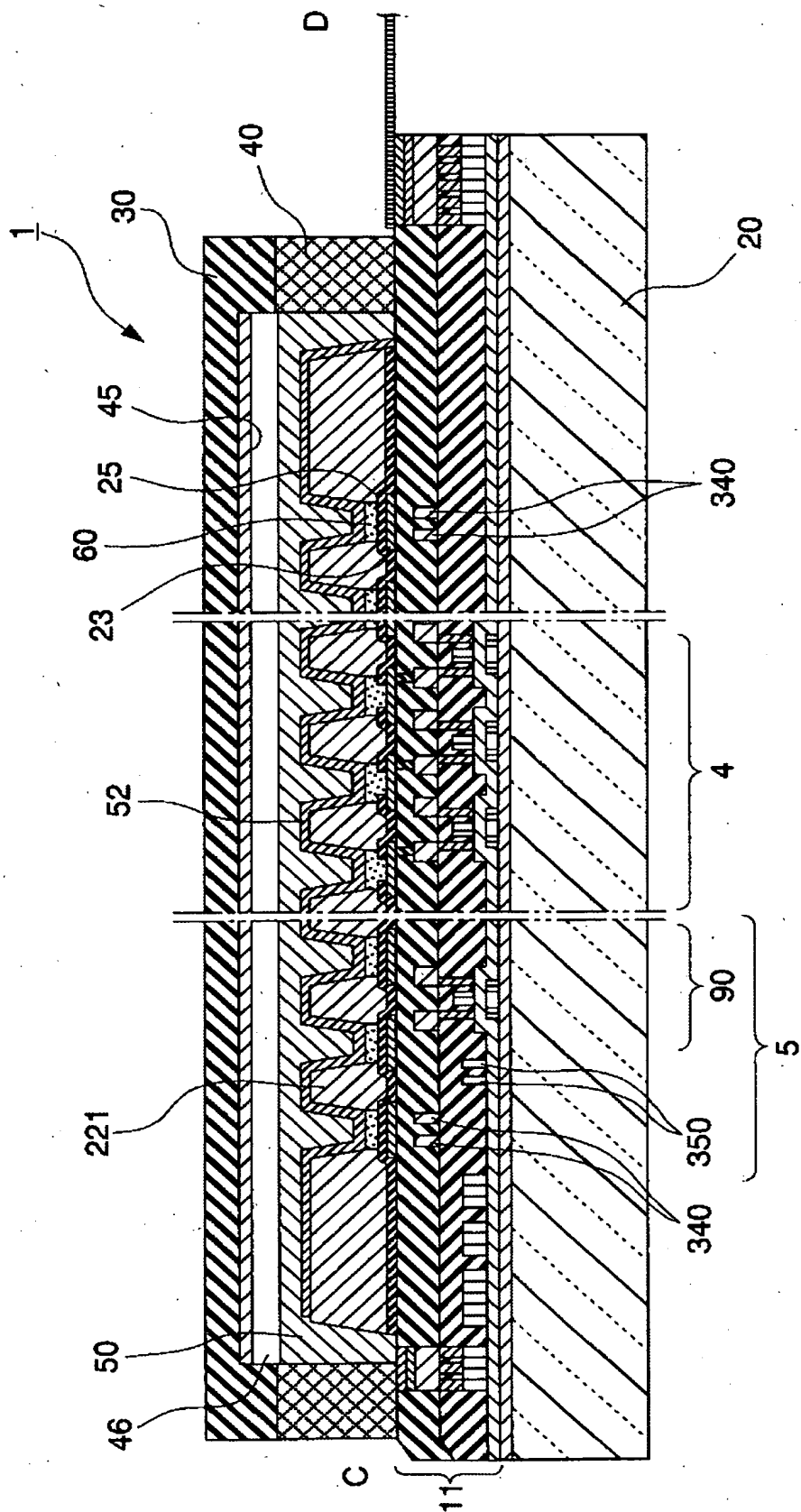


100

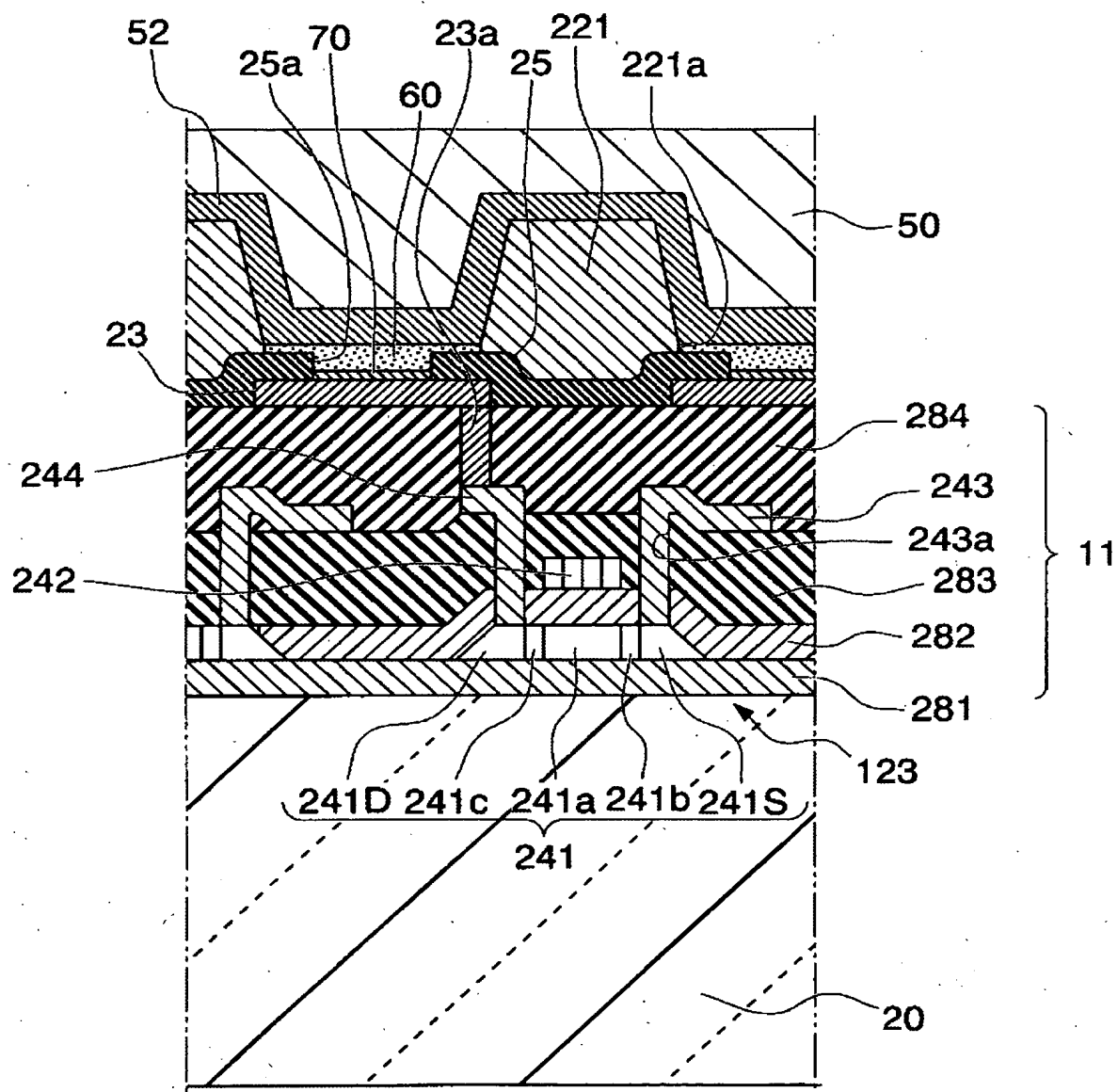
[FIG. 3]



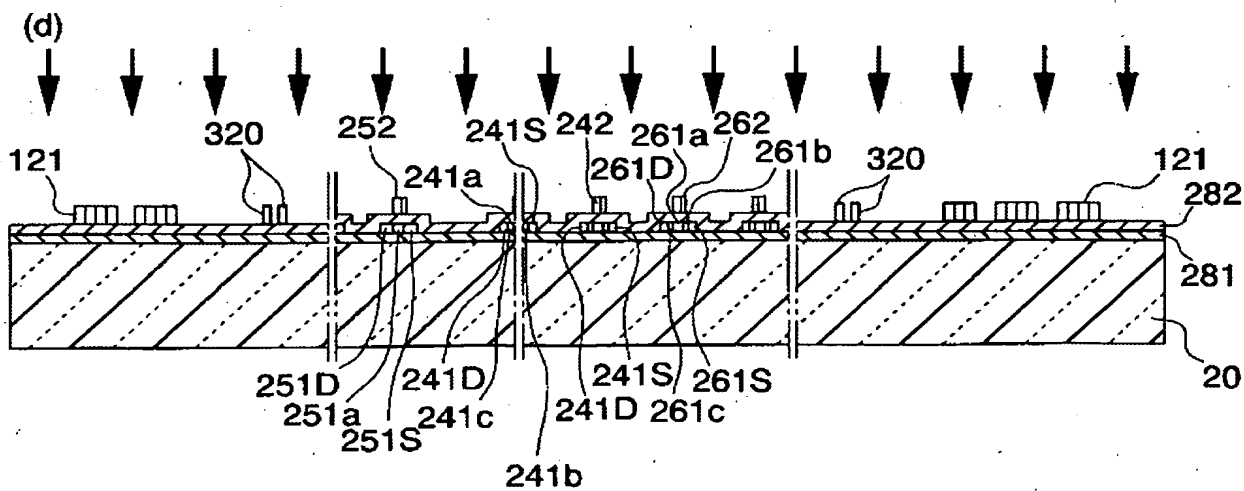
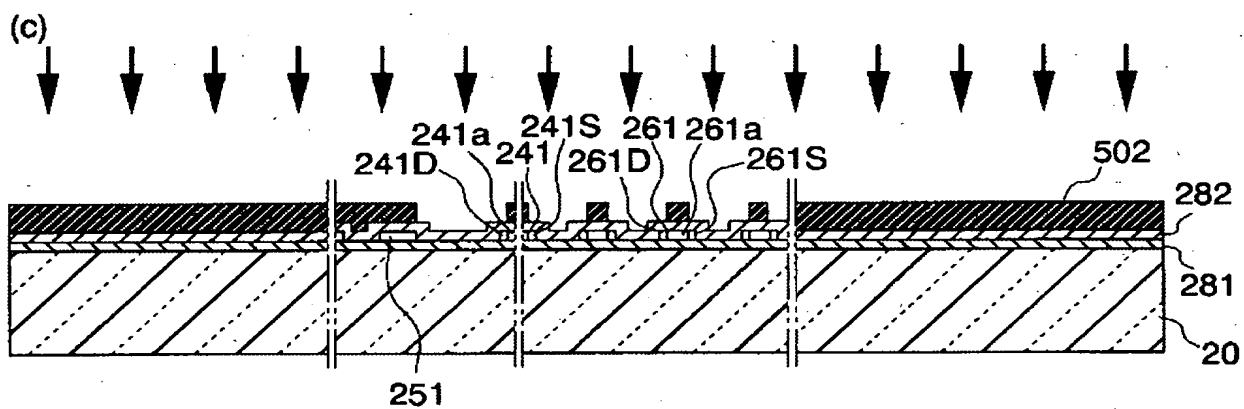
[FIG. 4]



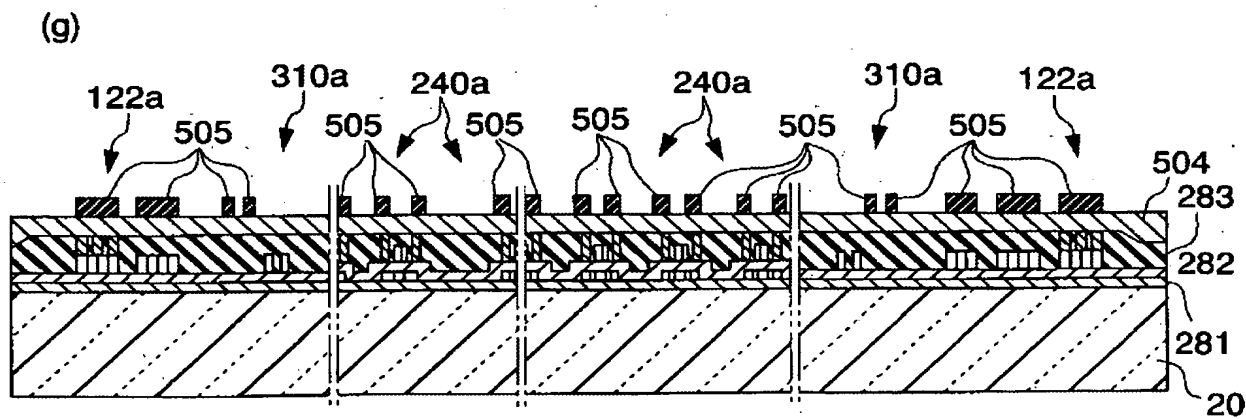
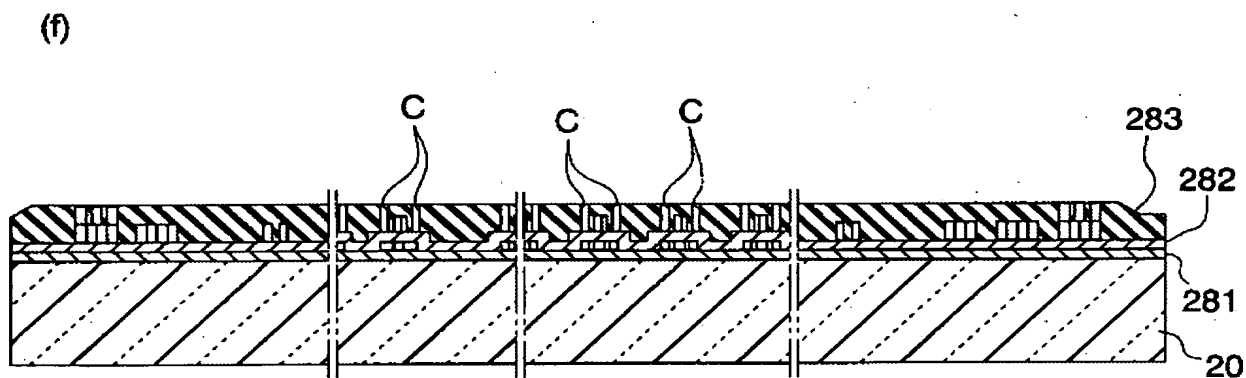
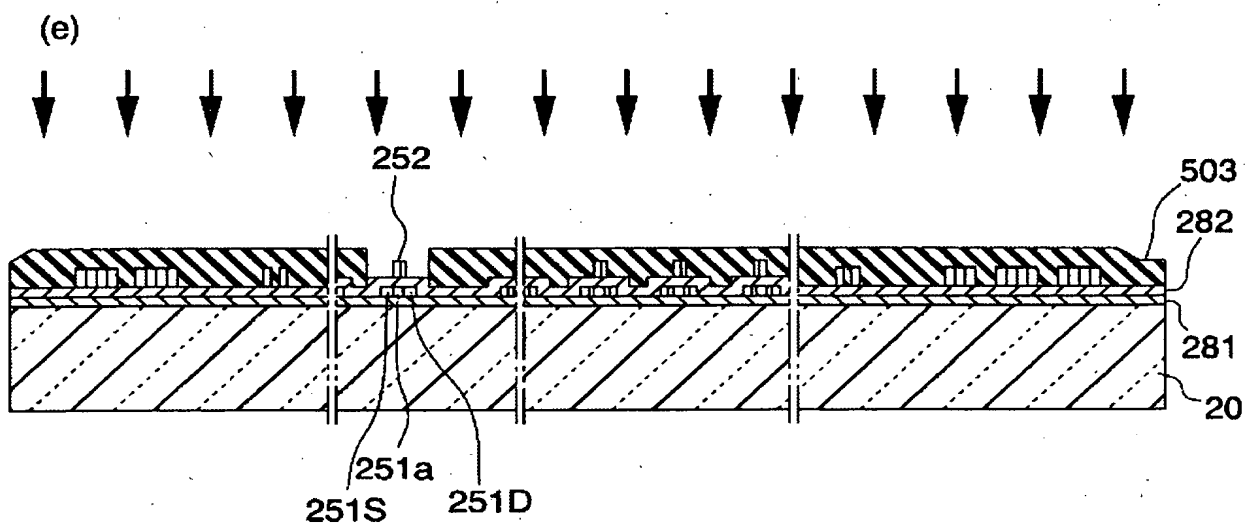
[FIG. 5]



(a) This diagram shows a cross-sectional view of a segmented strip assembly. It consists of a top layer (115) with a hatched pattern, a middle layer (116) with a diagonal line pattern, and a bottom layer (20) with a dashed diagonal line pattern. The assembly is divided into segments by vertical lines. A label 501 points to the top layer, 281 points to the middle layer, and 20 points to the bottom layer.

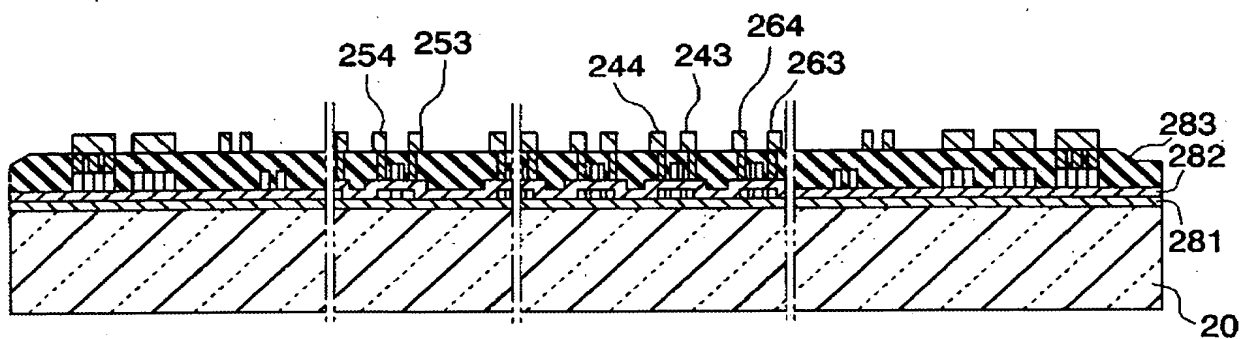


[FIG. 7]

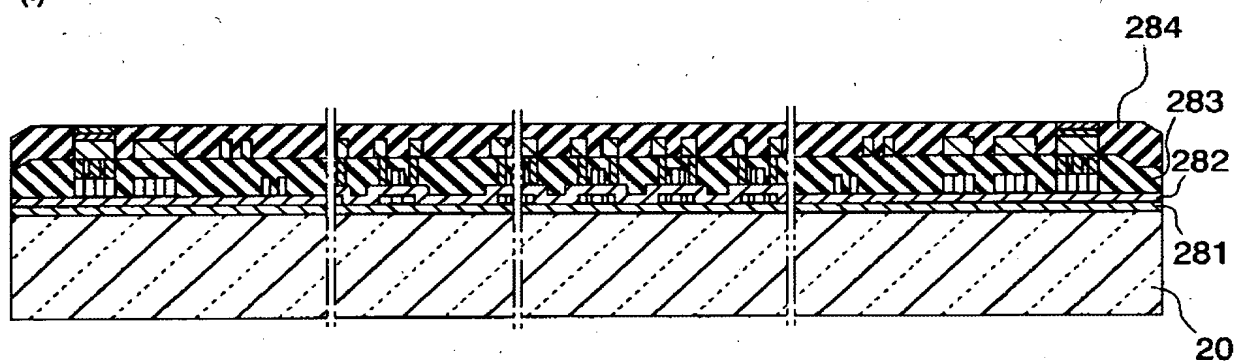


[FIG. 8]

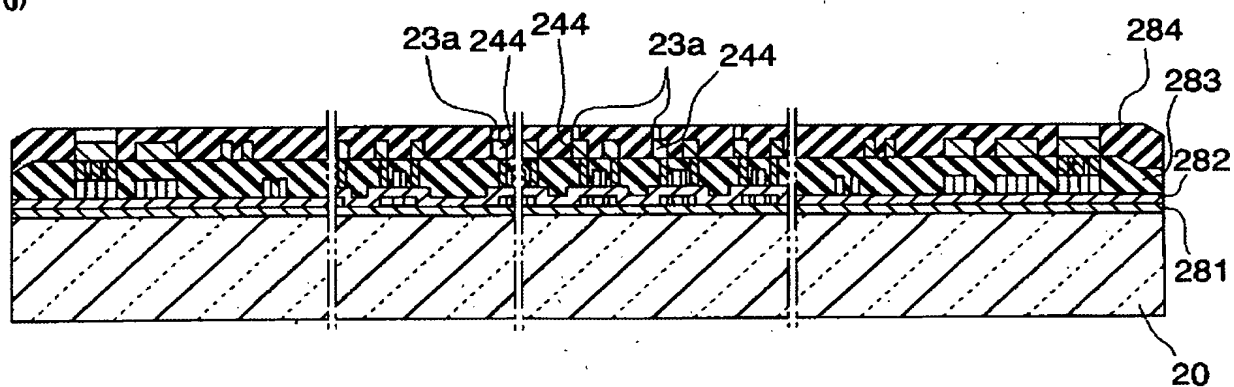
(h)



(i)

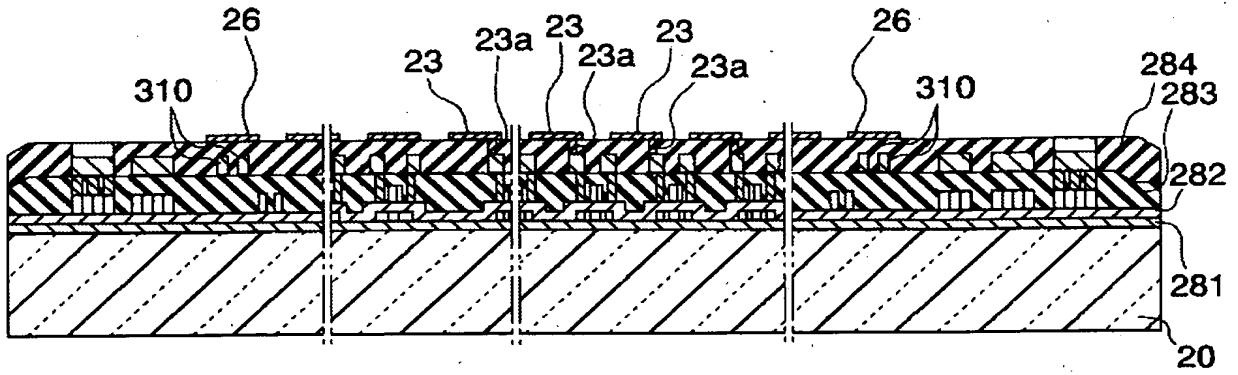


(j)

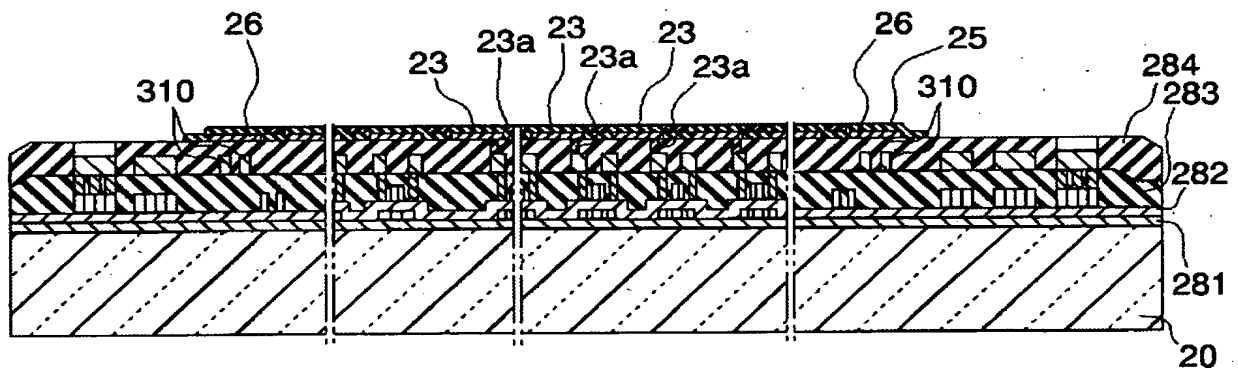


[FIG. 9]

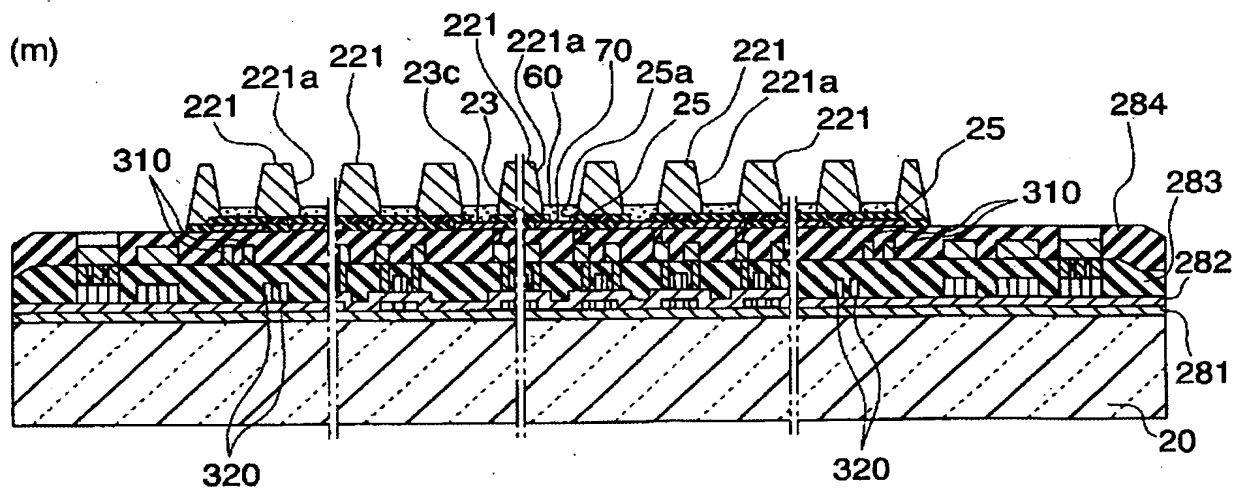
(k)

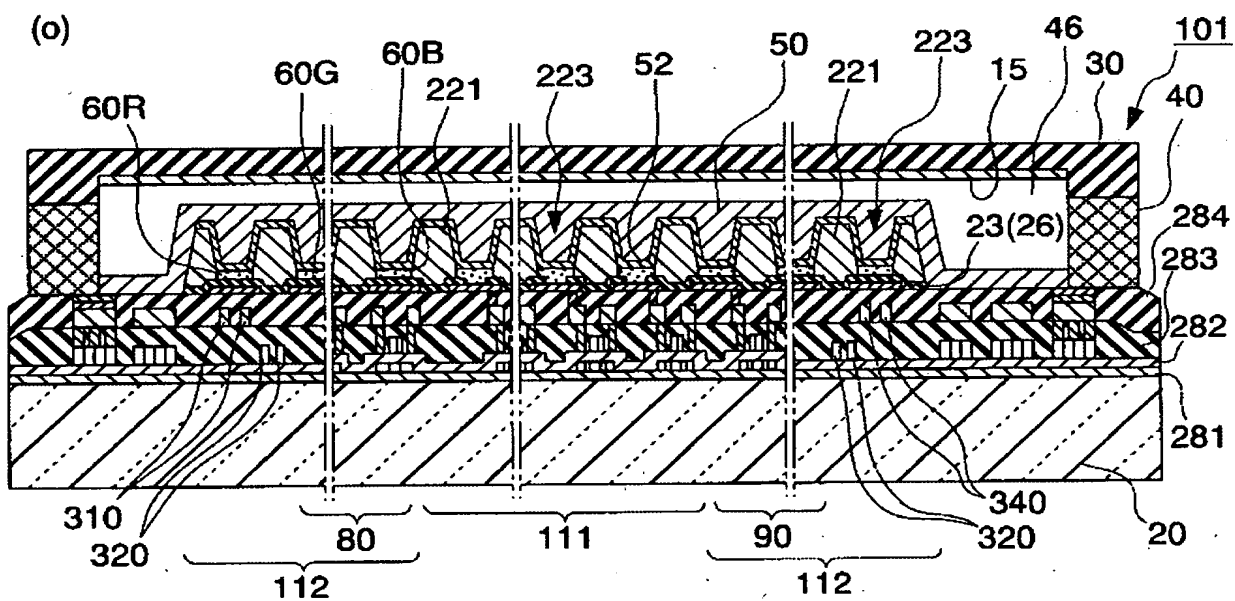


(l)

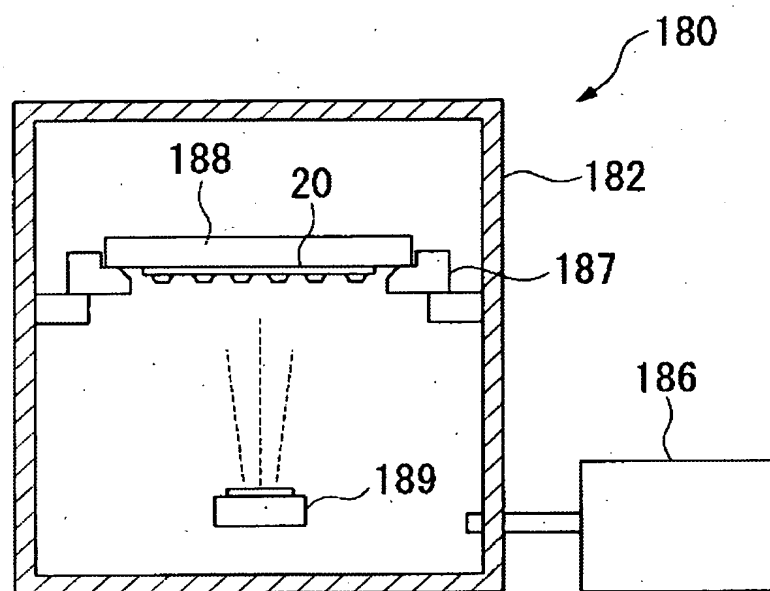


(m)

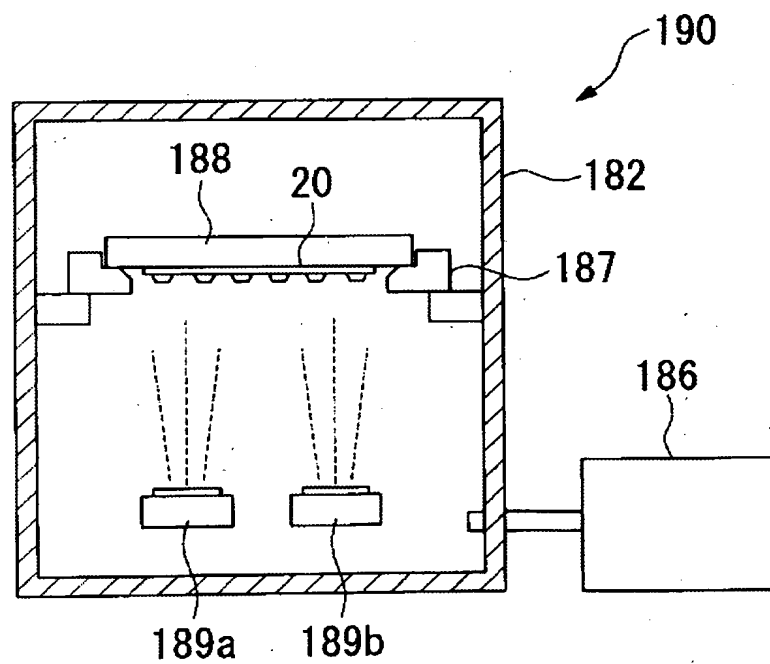




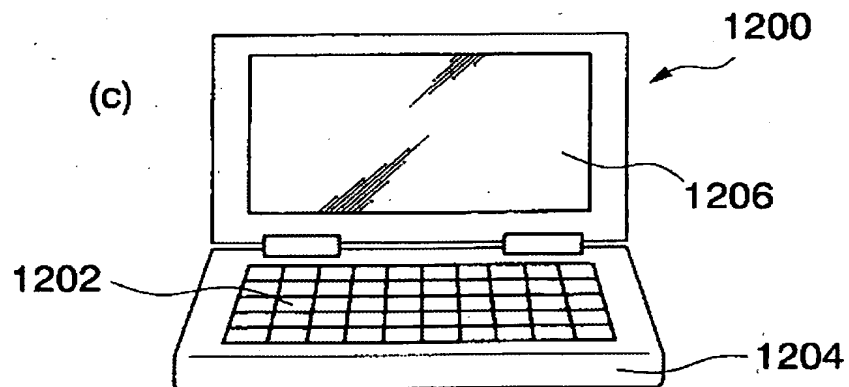
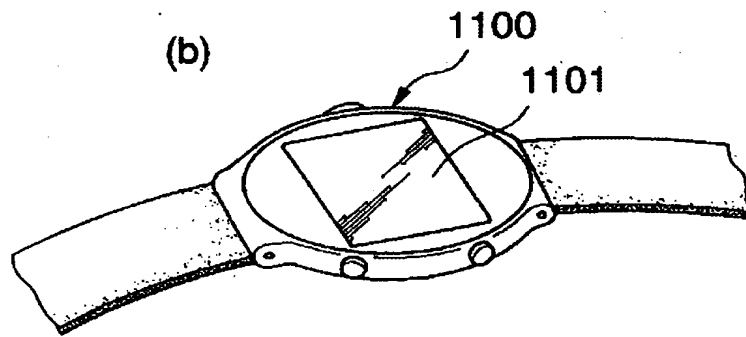
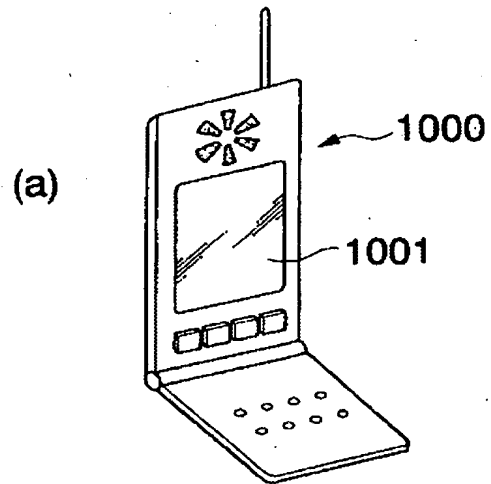
[FIG. 11]



[FIG. 12]



[FIG. 13]



【書類名】 明細書

【発明の名称】 電気光学装置及びその製造方法、並びに電子機器

【特許請求の範囲】

【請求項1】 対向する電極間に、異なる発光色を示す複数種類の発光層と、電子注入層とが形成された電気光学装置であって、前記電子注入層は、複数の金属化合物によって形成されていることを特徴とする電気光学装置。

【請求項2】 前記複数の金属化合物は、アルカリ金属、アルカリ土類金属及び希土類金属のうちいずれか一つを主成分として有することを特徴とする請求項1に記載の電気光学装置。

【請求項3】 前記対向する電極のうち、前記電子注入層と接触配置する電極は、前記金属化合物に対する還元性を有した金属を備えていることを特徴とする請求項1または請求項2に記載の電気光学装置。

【請求項4】 異なる発光色を示す複数種類の発光層と、電子注入層と、陰極とが形成された電気光学装置の製造方法であって、前記電子注入層を形成する工程は、複数の金属化合物を用いて形成することを特徴とする電気光学装置の製造方法。

【請求項5】 前記電子注入層を形成する工程は、蒸着法を用いて前記金属化合物を順次形成することを特徴とする請求項4に記載の電気光学装置の製造方法。

【請求項6】 前記電子注入層を形成する工程は、共蒸着法を用いて前記複数の金属化合物を同時に形成することを特徴とする請求項4に記載の電気光学装置の製造方法。

【請求項7】 前記陰極を形成する工程は、前記金属化合物に対する還元性を有した金属を用いて形成することを特徴とする請求項4から請求項6のうちいずれかに記載の電気光学装置の製造方法。

【請求項8】 請求項1から請求項3のうちいずれかに記載の電気光学装置

を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電気光学装置及びその製造方法、並びに電子機器に関する。

【0002】

【従来の技術】

発光層を備える発光装置としては、例えば、有機エレクトロルミネッセンス（以下、有機ELと称す）素子を備える有機EL表示装置がある。有機EL素子は、対向する一対の電極の間に、有機EL層（発光層）を含む有機機能層が配置されたものが一般的である。

有機EL表示装置は、カラー表示を行う場合、赤色（R）、緑色（G）、青色

（B）の各色に対応する発光波長帯域を持つ複数種類の有機EL層を有する。基

板上には、上記各色に対応する有機EL層が所定の配列で配置される。

【0003】

有機EL表示装置では、輝度、発光効率等の発光特性を向上させるために、陰極（電極）から有機EL層への電子注入を促進するための電子注入層を形成する場合があり、この電子注入層は、金属弗化物等を蒸着法によって形成されるのが一般的であった（例えば、特許文献1、2、3参照。）。

【0004】

【特許文献1】

特開平11-191490号公報

【特許文献2】

特開平10-74586号公報

【特許文献3】

特開2000-113976号公報

【0005】

【発明が解決しようとする課題】

しかしながら、複数種類の有機EL層の全てに対して、電子注入層を同一状態に配置すると、有機EL層の種類ごとに発光特性に優劣が生じてしまうという問題があった。例えば、赤色（R）、緑色（G）、青色（B）の有機EL層に対し

て、LiFからなる電子注入層を一様に形成した場合には、青色（B）の発光特性は所望に得られる。また、LiF以外の金属化合物からなる電子注入層を一様に形成した場合には、青色（B）以外の発光特性を所望に得られる場合がある。従って、所望のカラー表示を得るためには、各有機EL層に対して、異なる種類の電子注入層をそれぞれ配置する必要があった。

【0006】

このような電子注入層を所望の位置のみに形成する方法として、マスク蒸着法が用いられているが、この方法によれば、蒸着箇所を特定するためのマスクが必要となるだけでなく、マスクと基板とを高い精度で位置合わせする必要があり、基板上に蒸着箇所が多数ある場合の位置合わせが困難であるという問題があった。

また、電子注入層の接触配置する陰極は、一般的に蒸着法を用いて形成されている。この陰極形成においては、有機EL表示装置がバランスしたRGBのカラー表示を行うために、一様に形成されていることが好ましく、従って、マスク蒸着法を用いることなく有機EL層全面に対して電子注入層を一様に形成する必要があった。

【0007】

本発明は、上述する事情に鑑みてなされたものであり、電子注入層及び陰極を基板に対して一様に形成し、RGBそれぞれの有機EL層の発光特性を向上させる電気光学装置及びその製造方法、並びに電子機器を提供することを目的とする。

【0008】

【課題を解決するための手段】

上記の目的を達成するために、本発明は以下の手段を採用した。

即ち、対向する電極間に、異なる発光色を示す複数種類の発光層と、電子注入層とが形成された電気光学装置であって、電子注入層は、複数の金属化合物によって形成されていることを特徴とするものである。

ここで、対向する電極とは、陽極及び陰極を意味するものであり、発光層とは、陽極から供給される正孔と、陰極から供給される電子とが再結合することにより、励起状態から失活する際に発光するものである。更に、異なる発光色とは、いわゆる赤色（R）、緑色（G）、青色（B）の発光色を意味するものである。また、電子注入層とは陰極の電子を効率的に発光層に注入及び輸送するものであって、電子輸送層としての機能を含むものである。ここでいう層とは、分子又は原子が略2次元的に配置された状態、いわゆる超薄膜の状態を含み、また、分子又は原子が疎に配置され、所々に抜けた部分があり、あたかも網目状に配列している状態を含むものである。

また、金属化合物とは、少なくとも1種類の発光層の発光特性を向上させる性質を有しており、好適な電子注入層を形成するために所望に選択されるものである。更に金属化合物としては、複数種類の発光層それぞれに対して発光特性を向上させる好適な材料が選択される。

従って、本発明によれば、発光層の表面に金属化合物が網目状に配列して複数の金属化合物が混合している状態、又は、複数の金属化合物を積層させたとしても上層の金属化合物が発光層に関与する状態となっているので、当該複数の金属化合物によって形成された電子注入層は、RGBそれぞれの発光層に対して効率的に電子を注入することができる。ここで、陽極に電流が流れた際には、陽極の正孔が発光層に注入され、正孔と電子が結合することにより発光層は発光し、所望の発光特性を得ることができ、好適な諧調のフルカラー表示を行うことができる。

【0009】

また、本発明の電気光学装置は、先に記載の電気光学装置であり、複数の金属化合物は、アルカリ金属、アルカリ土類金属及び希土類金属のうちいずれか一つ

を主成分として有することを特徴とするものである。

一般に、アルカリ金属、アルカリ土類金属及び希土類金属は、低仕事関数の材料として知られている。

従って、本発明によれば、当該金属を主成分として有するので、発光層に対する電子注入を効率的に行うことができる。

また、上記金属の化合物としては、弗化物、酸化物、塩化物等が好適に採用さ

れる。例えば NaF (弗化ナトリウム)、 LiF (弗化リチウム)、 CsF (弗化セシウム)、 RbF (弗化ルビジウム)、 Na_2O (酸化ナトリウム)、 Li_2O (酸化リチウム)、 CaF_2 (弗化カルシウム)、 MgF_2 (弗化マグネシウム)、 BaF_2 (弗化バリウム)、 SrF_2 (弗化ストロンチウム)、 YbF_3 (弗化イッテルビウム)、 ErF_3 (弗化エルビウム)、 TbF_3 (弗化テルビウム)、 SmF_3 (弗化サマリウム) 等が好ましい。

なお、本明細書において、「主成分」とは、構成成分のうち最も含有率の高い成分を指すこととする。

【0010】

また、本発明の電気光学装置は、先に記載の電気光学装置であり、対向する電極のうち、電子注入層と接触配置する電極は、金属化合物に対する還元性を有した金属を備えていることを特徴とするものである。

一般に、アルカリ金属、アルカリ土類金属及び希土類金属の一部は、高融点金属の Al 等と比較して飽和蒸気圧が高く、酸化又は還元反応が生じるような反応温度及び圧力において、高融点金属の Al (アルミニウム) 等でその化合物を還元

できることが知られている。例えば、 CaO (酸化カルシウム) は Al によって還元されて金属の Ca (カルシウム) が遊離する。また、その他に Rb_2O (

酸化ルビジウム) や SrO (酸化ストロンチウム) も Al によって還元され、金属の Rb (ルビジウム) や Sr (ストロンチウム) が遊離する。

従って、本発明によれば、先に記載した金属化合物を還元し、金属化合物のう

ち金属原子が遊離して発光層にドーピングされ、発光層内に拡散し、金属原子と発光層の高分子は渾然一体となり、電子注入層と発光層は互いに絡み合い、電子

注入性が高い状態となる。即ち、発光層の発光特性を向上させることができる。

また、この金属化合物を還元する金属としては、種類の金属が採用され、例えば、

A l、A u (金)、A g (銀)、C r (クロム)、C u (銅)、N i (ニッ

ケル)、C a、M g (マグネシウム)、S r、Y b (イッテルビウム)、E r (

エルビウム)、T b (テルビウム)、S m (サマリウム)等が好ましい。

【0011】

また、更に本発明の電気光学装置の製造方法は、先に記載の電気光学装置の製造方法であり、異なる発光色を示す複数種類の発光層と、電子注入層と、陰極と

が形成された電気光学装置の製造方法であって、電子注入層を形成する工程は、複数の金属化合物を用いて形成することを特徴とするものである。

従って、本発明によれば、先に記載の電気光学装置を製造することができるのである。

で、先に記載の電気光学装置と同様の効果を奏する。

【0012】

また、本発明の電気光学装置の製造方法は、先に記載の電気光学装置の製造方法であり、電子注入層を形成する工程は、蒸着法を用いて金属化合物を順次形成

することを特徴とするものである。

ここで、蒸着法とは、所定の温度及び圧力に保たれた真空容器内で金属を蒸発

させ、金属原子及び金属分子を所望の基板に堆積させて薄膜を形成する方法であり、

薄膜を一様に形成するだけでなく、ナノメートルオーダーの薄膜を容易に形成

する方法として知られている。

従って、本発明によれば、上記蒸着法によって形成された電子注入層は、金属化合物が網目状に配列して複数の金属化合物が混合している状態、又は、複数の

金属化合物を積層させたとしても上層の金属化合物が発光層に關与する状態に形成

成されるので、先に記載の電気光学装置を製造することができ、先に記載の電気光学装置と同様の効果を奏する。

【0013】

また、本発明の電気光学装置の製造方法は、先に記載の電気光学装置の製造方法であり、電子注入層を形成する工程は、共蒸着法を用いて複数の金属化合物を同時に形成することを特徴とするものである。

ここで、共蒸着法とは、複数金属を同じ真空容器内で蒸発させて、基板上に複数金属の混合薄膜を同時形成する方法として知られている。

従って、本発明によれば、上記共蒸着法によって形成された電子注入層は、複数の金属化合物が混合している状態に形成されるので、先に記載の電気光学装置を製造することができ、先に記載の電気光学装置と同様の効果を奏する。

【0014】

また、本発明の電気光学装置の製造方法は、先に記載の電気光学装置の製造方法であり、陰極を形成する工程は、金属化合物に対する還元性を有した金属を用いて形成することを特徴とするものである。

従って、本発明によれば、先に記載の電気光学装置を製造することができるので、先に記載の電気光学装置と同様の効果を奏する。

【0015】

次に、本発明の電子機器は、本発明の電気光学装置を備えたことを特徴とするものである。

このような電子機器としては、例えば、携帯電話機、移動体情報端末、時計、ワープロ、パソコンなどの情報処理装置などを例示することができる。このように電子機器の表示部に、本発明の表示装置を採用することによって、発光特性が良好な電子機器を提供することが可能となる。

【0016】

【発明の実施の形態】

以下では、本発明に係る電気光学装置およびその製造方法、並びに電子機器の実施の形態について、図面を参照して説明する。なお、係る実施の形態は、本発

明の一態様を示すものであり、この発明を限定するものではなく、本発明の技術的思想の範囲内で任意に変更可能である。なお、以下に示す各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材ごとに縮尺を異ならせてある。

【0017】

〔第1の実施形態〕

本発明の電気光学装置の第1の実施形態として、電気光学物質の一例である電界発光型物質、中でも有機エレクトロルミネッセンス（EL）材料を用いたEL表示装置について説明する。図1は本実施形態に係るEL表示装置の配線構造を示す模式図である。

【0018】

（EL表示装置）

図1に示すEL表示装置（電気光学装置）1は、スイッチング素子として薄膜トランジスタ（Thin Film Transistor、以下では、TFTと略記する）を用いたアクティブマトリクス方式のEL表示装置である。

【0019】

このEL表示装置1は、図1に示すように、複数の走査線101…と、各走査線101に対して直角に交差する方向に延びる複数の信号線102…と、各信号線102に並列に延びる複数の電源線103…とがそれぞれ配線された構成を有するとともに、走査線101…と信号線102…の各交点付近に、画素領域X…が設けられている。

【0020】

信号線102には、シフトレジスタ、レベルシフタ、ビデオライン及びアナログスイッチを備えるデータ線駆動回路100が接続されている。また、走査線101には、シフトレジスタ及びレベルシフタを備える走査線駆動回路80が接続されている。

【0021】

更に、画素領域X各々には、走査線101を介して走査信号がゲート電極に供給されるスイッチング用TFT112と、このスイッチング用TFT112を介して信号線102から共有される画素信号を保持する保持容量113と、該保持容量113によって保持された画素信号がゲート電極に供給される駆動用TFT123と、この駆動用TFT123を介して電源線103に電氣的に接続したと、きに当該電源線103から駆動電流が流れ込む画素電極（電極）23と、この画素電極23と陰極（電極）50との間に挟み込まれた機能層110とが設けられている。このように画素電極23と陰極50と機能層110により、発光素子が構成されている。

【0022】

このEL表示装置1によれば、走査線101が駆動されてスイッチング用TFT112がオン状態になると、そのときの信号線102の電位が保持容量113に保持され、該保持容量113の状態に応じて、駆動用TFT123のオン・オフ状態が決まる。そして、駆動用TFT123のチャネルを介して、電源線103から画素電極23に電流が流れ、さらに機能層110を介して陰極50に電流が流れる。機能層110は、これを流れる電流量に応じて発光する。

【0023】

次に、本実施形態のEL表示装置1の具体的な態様を図2～5を参照して説明する。図2はEL表示装置1の構成を模式的に示す平面図である。図3は図2のA－B線に沿う断面図、図4は図2のC－D線に沿う断面図である。図5は図3の要部拡大断面図である。

【0024】

図2に示す本実施形態のEL表示装置1は、光透過性と電気絶縁性を備える基板20と、図示略のスイッチング用TFTに接続された画素電極が基板20上に

マトリックス状に配置されてなる図示略の画素電極域と、画素電極域の周囲に配置されるとともに各画素電極に接続される電源線103…と、少なくとも画素電極域上に位置する平面視ほぼ矩形の画素部3（図中一点鎖線枠内）とを具備して構成されている。また画素部3は、中央部分の実表示領域4（図中二点鎖線枠内）と、実表示領域4の周囲に配置されたダミー領域5（一点鎖線および二点鎖線の間の領域）とに区画されている。

【0025】

実表示領域4には、それぞれ画素電極を有する表示領域R、G、BがA-B方向およびC-D方向に離間して配置されている。

また、実表示領域4の図中両側には、走査線駆動回路80、80が配置されている。この走査線駆動回路80、80はダミー領域5の下側に位置して設けられている。

【0026】

更に、実表示領域4の図中上側には、検査回路90が配置されている。この検査回路90はダミー領域5の下側に位置して設けられている。この検査回路90は、EL表示装置1の作動状況を検査するための回路であって、例えば検査結果を外部に出力する不図示の検査情報出力手段を備え、製造途中や出荷時の表示装置の品質、欠陥の検査を行うことができるように構成されている。

【0027】

走査線駆動回路80および検査回路90の駆動電圧は、所定の電源部から駆動電圧導通部310（図3参照）および駆動電圧導通部340（図4参照）を介して印加されている。また、これら走査線駆動回路80および検査回路90への駆動制御信号および駆動電圧は、このEL表示装置1の作動制御を司る所定のマイコンドライバなどから駆動制御信号導通部320（図3参照）および駆動電圧導通部350（図4参照）を介して送信および印加されるようになっている。なお、

この場合の駆動制御信号とは、走査線駆動回路 80 および検査回路 90 が信号を出力する際の制御に関連するメインドライバなどからの指令信号である。

【0028】

EL表示装置 1 は、図 3 及び図 4 に示すように、基板 20 と封止基板 30 とが封止樹脂 40 を介して貼り合わされている。基板 20、封止基板 30 および封止樹脂 40 とで囲まれた領域には、乾燥剤 45 が挿入されるとともに、窒素ガスが充填された窒素ガス充填層 46 が形成されており、水分及び酸素の EL 表示装置

1 内部への浸入を抑制し、EL 表示装置の長寿命化を図った構成となっている。なお乾燥剤 45 に代えてゲッター剤を用いてもよい。

【0029】

基板 20 は、いわゆるトップエミッション型の EL 表示装置の場合には、この基板 20 の対向側である封止基板 30 側から発光光を取り出す構成であるので、透明基板及び不透明基板のいずれも用いることができる。不透明基板としては、例えば、アルミナ等のセラミック、ステンレススチール等の金属シートに表面酸化などの絶縁処理を施したものの他に、熱硬化性樹脂、熱可塑性樹脂などが挙げられる。

また、いわゆるバックエミッション型の EL 表示装置の場合には、基板 20 側から発光光を取り出す構成であるので、基板 20 は、透明あるいは半透明のものが採用される。例えば、ガラス、石英、樹脂（プラスチック、プラスチックフィルム）等が挙げられ、特に、安価なソーダガラス基板が好適に用いられる。

【0030】

封止基板 30 は、例えば、電気絶縁性を有する板状部材を採用することができる。また、封止樹脂 40 は、例えば、熱硬化樹脂あるいは紫外線硬化樹脂からなるものであり、特に熱硬化樹脂の一種であるエポキシ樹脂よりなることが好ましい。

【0031】

また、基板 20 上には、画素電極 23 を駆動するため 2 の駆動用 TFT 123

などを含む回路部 11 が形成され、その上に機能層 110 が設けられている。

機

能層 110 は、図 5 に示すように、画素電極 23 と、この画素電極 23 から正孔

を注入及び輸送する正孔注入／輸送層 70 と、電気光学物質の一つである有機 E

L 物質を備える有機 EL 層（発光層） 60 と、有機 EL 層 60 に対して電子を注

入する電子注入層 52 と、陰極 50 とが順に形成されている。

【0032】

画素電極 23 は、ITO 等の透明導電膜によって構成され、印加された電圧に

よって、正孔を有機 EL 層 60 に向けて注入するものであり、仕事関数が高く導

電性を有している。画素電極 23 を形成するための材料としては、ITO に限

るものではなく、いわゆるトップエミッション型の EL 表示装置の場合には、特

に光透過性を備えた材料を採用する必要はなく、好適な材料であればよい。また、いわゆるバックエミッション型の EL 表示装置の場合には、光透過性を備えた公

知の材料を採用することができる。例えば、金属酸化物が挙げられるが、インジ

ウム錫酸化物（ITO）、もしくは、金属酸化物に亜鉛（Zn）を含有した材料

、例えば、酸化インジウム・酸化亜鉛系アモルファス透明導電膜（Indium Zinc

Oxide: IZO／アイ・ゼット・オー）（登録商標）（出光興産社製）を採用

することができる。

【0033】

正孔注入／輸送層 70 を形成するための材料としては、例えばポリチオフェン

誘導体、ポリピロール誘導体など、または、それらのドーピング体などが採用で

きる。より具体的には、例えば、PEDOT:PSS の一種であるバイトロン

p（Bytron-p: バイエル社製）などを好適に用いることができる。

【0034】

有機 EL 層 60 は、フルカラー表示を行うべく、有機 EL 層 60 が、その発光

波長帯域が光の三原色にそれぞれ対応して形成されている。発光波長帯域が赤色に対応した有機EL層60R、緑色に対応した有機EL層60G、青色に対応した有機EL層60Bとによって1画素が構成され、これらが諧調して発光することによって、EL表示装置1が全体としてフルカラー表示を行うようになっている。

有機EL層60を形成するための材料としては、蛍光あるいは燐光を発光することが可能な公知の発光材料を用いることができる。具体的には、(ポリ)フルオレン誘導体(PF)、(ポリ)パラフェニレンビニレン誘導体(PPV)、ポリリフェニレン誘導体(PP)、ポリパラフェニレン誘導体(PPP)、ポリビニルカルbazol(PVK)、ポリチオフェン誘導体、ポリメチルフェニルシラン(PMPS)などのポリシラン系などが好適に用いられる。

また、これらの高分子材料に、ペリレン系色素、クマリン系色素、ローダミン系色素などの高分子系材料、例えば、ルブレン、ペリレン、9,10-ジフェニルアントラセン、テトラフェニルプタジエン、ナイルレッド、クマリン6、キナクリドン等の低分子材料をドープして用いることができる。

【0035】

電子注入層52は、有機EL層60の全面に対して、複数の金属化合物が一樣に形成されたものである。当該複数の金属化合物のうち、一つの金属化合物は少なくとも1種類の有機EL層60の発光特性を向上させる性質を有しているので、複数の金属化合物は、有機EL層60R、60G、60Bのそれぞれの発光特性を低下させることなく電子を注入するようになっている。また、当該複数の金属化合物は、それぞれ分子又は原子が略2次元的に配置された状態、いわゆる超薄膜で形成され、あたかも網目状に配列された状態に形成されている。従って、

複数の金属化合物を順次積層させた場合であっても、上層の金属化合物が有機
E

L層60に関与する状態となっており、即ち、有機EL層60R、60G、60
O

Bと複数の金属化合物とは、電子注入性の意味で接触状態になっている。

金属化合物の材料としては、低仕事関数の金属が好ましく、アルカリ金属、
A

ルカリ土類金属及び希土類金属のうちいずれか一つを主成分としている。また、
当該金属の化合物としては、弗化物、酸化物、塩化物等が好適に採用され、例
え

ばNaF（弗化ナトリウム）、LiF（弗化リチウム）、CsF（弗化セシウ
ム

）、RbF（弗化ルビジウム）、Na₂O（酸化ナトリウム）、Li₂O（酸化
リチウム）、CaF₂（弗化カルシウム）、MgF₂（弗化マグネシウム）、BaF₂（弗化バリウム）、SrF₂（弗化ストロンチウム）、YbF₃（弗化イ
ッテルビウム）、ErF₃（弗化エルビウム）、TbF₃（弗化テルビウム）、
SmF₃（弗化サマリウム）等が好ましい。

本実施形態においては、特に金属化合物としてLiF及びSrF₂を採用し
た
場合について説明する。

【0036】

陰極50は、図3～4に示すように、実表示領域4及びダミー領域5の総面
積

より広い面積を備え、それぞれを覆うように形成されており、電子注入層52
の

金属化合物に対する還元性を有した金属を備えている。陰極50を形成する材
料

としては、上記の還元性金属を有機EL層60側に積層して第1の陰極層とし、
その上層にアルミニウム又はアルミニウムを主成分とする合金、もしくは銀又
は

銀-マグネシウム合金などを積層して第2の陰極層とした積層体を採用するこ
と
ができる。

還元性金属の材料としては、種類の金属が採用され、例えば、Al、Au
（金

）、Ag（銀）、Cr（クロム）、Cu（銅）、Ni（ニッケル）、Ca、Mg
（マグネシウム）、Sr、Yb（イッテルビウム）、Er（エルビウム）、Tb
（テルビウム）、Sm（サマリウム）等が好ましい。

ここで、第2の陰極層は第1の陰極層を覆って、酸素や水分などとの化学反
応

から保護するとともに、陰極50の導電性を高めるために設けられる。従って、化学的に安定で仕事関数が低く、単層構造でもよく、金属材料に限るものではない。いわゆるトップエミッション型のEL表示装置を形成するための材料としては、透明性を備えた公知の材料としてITOが好適に採用される。その他の透明性を備えた金属として、金属酸化物に亜鉛(Zn)を含有した材料、例えば、酸化インジウム・酸化亜鉛系アモルファス透明導電膜(Indium Zinc Oxide: IZO/アイ・ゼット・オー)(登録商標)(出光興産社製)等を採用することができる。

本実施形態においては、特に第1の陰極層としてCa、第2の陰極層としてAlを採用した場合について説明する。

なお、陰極50は、第1及び第2の陰極層によって形成された積層体に限定することなく、上記第1及び第2の陰極層の構成材料が混合された混合体であってもよい。

【0037】

次に、実表示領域4に設けられた駆動用TFT123の近傍の構成について、図5を参照して説明する。図5は画素領域Xを図2のA-B方向に沿った断面を示している。

図5に示すように、基板20の表面には、SiO₂を主成分とする下地保護層281を下地として、その上層にはシリコン層241が形成されている。このシリコン層241の表面は、SiO₂および/またはSiNを主成分とするゲート絶縁層282によって覆われている。

【0038】

そして、このシリコン層241のうち、ゲート絶縁層282を挟んでゲート電極242と重なる領域がチャネル領域241aとされている。なお、このゲート電極242は図示略の走査線101の一部である。一方、シリコン層241を覆

い、ゲート電極 2 4 2 が形成されたゲート絶縁層 2 8 2 の表面は、 SiO_2 を主成分とする第 1 層間絶縁層 2 8 3 によって覆われている。

【0039】

また、シリコン層 2 4 1 のうち、チャネル領域 2 4 1 a のソース側には低濃度ソース領域 2 4 1 b および高濃度ソース領域 2 4 1 S が設けられる一方、チャネル領域 2 4 1 a のドレイン側には低濃度ドレイン領域 2 4 1 c および高濃度ドレイン領域 2 4 1 D が設けられて、いわゆる LDD (Light Doped Drain) 構造となっている。これらのうち、高濃度ソース領域 2 4 1 S は、ゲート絶縁層 2 8 2 と第 1 層間絶縁層 2 8 3 とにわたって開孔するコンタクトホール 2 4 3 a を介して、ソース電極 2 4 3 に接続されている。このソース電極 2 4 3 は、上述した電源線 1 0 3 (図 1 参照、図 5 においてはソース電極 2 4 3 の位置に紙面垂直方向に延在する) の一部として構成される。一方、高濃度ドレイン領域 2 4 1 D は、ゲート絶縁層 2 8 2 と第 1 層間絶縁層 2 8 3 とにわたって開孔するコンタクトホール 2 4 4 a を介して、ソース電極 2 4 3 と同一層からなるドレイン電極 2 4 4 に接続されている。

【0040】

ソース電極 2 4 3 およびドレイン電極 2 4 4 が形成された第 1 層間絶縁層 2 8 3 の上層は、例えばアクリル系の樹脂成分を主成分とする第 2 層間絶縁層 2 8 4 によって覆われている。この第 2 層間絶縁層 2 8 4 は、アクリル系の絶縁膜以外の材料、例えば、 SiN 、 SiO_2 などを用いることもできる。そして、ITO (Indium Tin Oxide) からなる画素電極 2 3 が、この第 2 層間絶縁層 2 8 4 の面上に形成されるとともに、当該第 2 層間絶縁層 2 8 4 に設けられたコンタクトホール 2 3 a を介してドレイン電極 2 4 4 に接続されている。すなわち、画素電極

23は、ドレイン電極244を介して、シリコン層241の高濃度ドレイン領域

241Dに接続されている。

【0041】

なお、走査線駆動回路80および検査回路90に含まれるTFT（駆動回路用

TFT）、すなわち、例えばこれらの駆動回路のうち、シフトレジスタに含まれ

るインバータを構成するNチャネル型又はPチャネル型のTFTは、画素電極2

3と接続されていない点を除いて上記駆動用TFT123と同様の構造とされている。

【0042】

画素電極23が形成された第2層間絶縁層284の表面は、画素電極23と、例えばSiO₂などの親液性材料を主成分とする親液性制御層25と、アクリル

やポリイミドなどからなる有機バンク層221とによって覆われている。そして

、画素電極23には親液性制御層25に設けられた開口部25a、および有機バ

ンク221に設けられた開口部221aの開口内部に、正孔注入／輸送層70と

、有機EL層60とが画素電極23側からこの順で積層されている。なお、本実

施形態における親液性制御層25の「親液性」とは、少なくとも有機バンク層2

21を構成するアクリル、ポリイミドなどの材料と比べて親液性が高いことを意

味するものとする。

以上に説明した基板20から第2層間絶縁層284までの層は回路部11を構

成している。

【0043】

また、本実施形態のEL表示装置1は、カラー表示を行うべく、有機EL層6

0R、60G、60Bそれぞれに対応する表示領域R、G、Bに設け、各色表示

領域の境界には、金属クロムをスパッタリングなどにて成膜した図示略のBM（

ブラックマトリクス）が、有機バンク層221と親液性化制御層25との間に位

置して形成されている。

【0044】

このように構成されたEL表示装置1においては、有機EL層60R、60G、60Bの表面にLiF及びSrF₂からなる金属化合物の超薄膜が形成されているので、有機EL層60のうち有機EL層60Bに対してLiFが陰極の電子を注入すると共に、有機EL層60R、60Gに対してSrF₂が陰極の電子を注入する。ここで、陽極に電流が流れた際には、陽極の正孔が有機EL層60に注入され、正孔と電子が結合することにより有機EL層60は発光し、好適な諧調のフルカラー表示が行われる。即ち、電子注入層52は、複数の金属化合物を備えているので、有機EL層60R、60G、60Bのそれぞれの発光特性を向上させることができる。

【0045】

また、陰極50は、上記金属化合物に対する還元性を有した金属、即ち、Caを備えているので、CaはLiF及びSrF₂を還元し、Li及びSrが遊離して有機EL層60内にドーピングされる。LiF及びSrは、有機EL層60内に拡散し、有機EL層60の高分子と渾然一体となり、電子注入層52と有機EL層60は互いに絡み合い電子注入性が高い状態となる。即ち、還元性金属によって、有機EL層60の発光特性を更に向上させることができる。更に、EL表示装置1においては、RGBのカラー表示が諧調された表示を行うことができる。

【0046】

(EL表示装置の製造方法)

次に、本実施形態に係るEL表示装置1の製造方法の一例として、図6～11を参照して説明する。ここで、図6～10に示す各断面図は、図2中のA-B線

の断面図に対応しており、各製造工程順に示している。また、図11はEL表示

装置1を製造するための蒸着装置の概略構成図である。

【0047】

まず、図6(a)に示すように、基板20の表面に、下地保護層281を形成する。次に、下地保護層281上に、ICVD法、プラズマCVD法などを用い

てアモルファスシリコン層501を形成した後、レーザアニール法又は急速加熱法により結晶粒を成長させてポリシリコン層とする。

【0048】

次いで、図6(b)に示すように、ポリシリコン層をフォトリソグラフィ法によりパターニングし、島状のシリコン層241、251および261を形成する

。これらのうちシリコン層241は、表示領域内に形成され、画素電極23に接続される駆動用TFT123を構成するものであり、シリコン層251、261

は、走査線駆動回路80に含まれるPチャネル型およびNチャネル型のTFT(駆動回路用TFT)をそれぞれ構成するものである。

【0049】

次に、プラズマCVD法、熱酸化法などにより、シリコン層241、251および261、下地保護層281の全面に厚さが約30nm~200nmのシリコン

酸化膜によって、ゲート絶縁層282を形成する。ここで、熱酸化法を利用し

てゲート絶縁層282を形成する際には、シリコン層241、251および261

の結晶化も行い、これらのシリコン層をポリシリコン層とすることができる。

【0050】

また、シリコン層241、251および261にチャネルドーピングを行う場合には

は、例えば、このタイミングで約 $1 \times 10^{12} \text{ cm}^{-2}$ のドーズ量でボロンイオンを打ち込む。その結果、シリコン層241、251および261は、不純物濃度

(活性化アニール後の不純物にて算出)が約 $1 \times 10^{17} \text{ cm}^{-3}$ の低濃度P型のシリコン層となる。

【0051】

次に、Pチャネル型TFT、Nチャネル型TFTのチャネル層の一部にイオン注入選択マスクを形成し、この状態でリンイオンを約 $1 \times 10^{15} \text{ cm}^{-2}$ のドーズ量でイオン注入する。その結果、パターニング用マスクに対してセルフアライン的に高濃度不純物が導入されて、図6(c)に示すように、シリコン層241及び261中に高濃度ソース領域241Sおよび261S並びに高濃度ド레인領域241Dおよび261Dが形成される。

【0052】

次に、図6(c)に示すように、ゲート絶縁層282の表面全体に、ドーパドシリコンやシリサイド膜、或いはアルミニウム膜やクロム膜、タンタル膜という金属膜からなるゲート電極形成用導電層502を形成する。この導電層502の厚さは概ね500nm程度である。その後、パターニング法により、図6(d)に示すように、Pチャネル型の駆動回路用TFTを形成するゲート電極252、画素用TFTを形成するゲート電極242、Nチャネル型の駆動回路用TFTを形成するゲート電極262を形成する。また、駆動制御信号導通部320(350)、陰極電源配線の第1層121も同時に形成する。なお、この場合、駆動制御信号導通部320(350)はダミー領域5に配設するものとされている。

【0053】

続いて、図6(d)に示すように、ゲート電極242、252および262をマスクとして用い、シリコン層241、251および261に対してリンイオンを約 $4 \times 10^{13} \text{ cm}^{-2}$ のドーズ量でイオン注入する。その結果、ゲート電極242、252および262に対してセルフアライン的に低濃度不純物が導入され、図7(c)および(d)に示すように、シリコン層241および261中に低濃度ソース領域241bおよび261b、並びに低濃度ド레인領域241cおよび261cが形成される。また、シリコン層251中に低濃度不純物領域251Sおよび251Dが形成される。

【0054】

次に、図7(e)に示すように、Pチャネル型の駆動回路用TFT252以外部分を覆うイオン注入選択マスク503を形成する。このイオン注入選択マスク503を用いて、シリコン層251に対してボロンイオンを約 $1.5 \times 10^{15} \text{ cm}^{-2}$ のドーズ量でイオン注入する。結果として、Pチャネル型駆動回路用TFTを構成するゲート電極252もマスクとして機能するため、シリコン層252中にセルフアライン的に高濃度不純物がドーブされる。従って、低濃度不純物領域251Sおよび251Dはカウンタードーブされ、P型チャネル型の駆動回路用TFTのソース領域およびドレイン領域となる。

【0055】

次いで、図7(f)に示すように、基板20の全面にわたって第1層間絶縁層283を形成するとともに、フォトリソグラフィ法を用いて当該第1層間絶縁層283をパターニングすることによって、各TFTのソース電極およびドレイン電極に対応する位置にコンタクトホールCを形成する。

【0056】

次に、図7(g)に示すように、第1層間絶縁層283を覆うように、アルミニウム、クロム、タンタルなどの金属からなる導電層504を形成する。この導電層504の厚さは概ね200nmないし800nm程度である。この後、導電層504のうち、各TFTのソース電極およびドレイン電極が形成されるべき領域240a、駆動電圧導通部310(340)が形成されるべき領域310a、陰極電源配線の第2層が形成されるべき領域122aを覆うようにパターニング用マスク505を形成するとともに、当該導電層504をパターニングして、図8(h)に示すソース電極243、253、263、ドレイン電極244、254、264を形成する。

【0057】

次いで、図8 (i) に示すように、これらが形成された第1層間絶縁層283を覆う第2層間絶縁層284を、例えばアクリル系樹脂などの高分子材料によって形成する。この第2層間絶縁層284は、約1~2 μ m程度の厚さに形成されることが望ましい。なお、SiN、SiO₂により第2層間絶縁膜を形成することも可能であり、SiNの膜厚としては200nm、SiO₂の膜厚としては80nmに形成することが望ましい。

【0058】

次いで、図8 (j) に示すように、第2層間絶縁層284のうち、駆動用TFTのドレイン電極244に対応する部分をエッチングにより除去してコンタクトホール23aを形成する。

その後、基板20の全面を覆うように画素電極23となる導電膜を形成する。そして、この透明導電膜をパターニングすることにより、図9 (k) に示すように、第2層間絶縁層284のコンタクトホール23aを介してドレイン電極244と導通する画素電極23を形成すると同時に、ダミー領域のダミーパターン26も形成する、なお、図3、4では、これら画素電極23、ダミーパターン26を総称して画素電極23としている。

ダミーパターン26は、第2層間絶縁層284を介して下層のメタル配線へ接続しない構成とされている。すなわち、ダミーパターン26は、島状に配置され、実表示領域に形成されている画素電極23の形状とほぼ同一の形状を有している。もちろん、表示領域に形成されている画素電極23の形状と異なる構造であってもよい。なお、この場合、ダミーパターン26は少なくとも上記駆動電圧導通部310 (340) の上方に位置するものも含むものとする。

【0059】

次いで、図9 (1) に示すように、画素電極23、ダミーパターン26上、お

よび第2層間絶縁膜上に絶縁層である親液性制御層25を形成する。なお、画素電極23においては一部が開口する態様にて親液性制御層25を形成し、開口部25a(図3も参照)において画素電極23からの正孔移動が可能とされている。逆に、開口部25aを設けないダミーパターン26においては、絶縁層(親液性制御層)25が正孔移動遮蔽層となって正孔移動が生じないものとされている。

【0060】

次いで、図9(1)に示すように、親液性制御層25において、異なる2つの画素電極23の間に位置して形成された凹状部にBMを形成する。具体的には、親液性制御層25の上記凹状部に対して、金属クロムを用いスパッタリング法にて成膜する。

【0061】

次いで、図9(m)に示すように、親液性制御層25の所定位置、詳しくは上記BMを覆うように有機バンク層221を形成する。具体的な有機バンク層の形成方法としては、例えばアクリル樹脂、ポリイミド樹脂などのレジストを溶媒に溶かしたものを、スピンコート法、ディップコート法などの各種塗布法により塗布して有機質層を形成する。なお、有機質層の構成材料は、後述するインクの溶媒に溶解せず、しかもエッチングなどによってパターンニングし易いものであればどのようなものでもよい。

【0062】

次いで、有機質層をフォトリソグラフィ技術などにより同時にエッチングして、有機質物のバンク開口部221aを形成し、開口部221aに壁面を備えた有機バンク層221を形成する。なお、この場合、有機バンク層221は少なくとも上記駆動制御信号導通部320の上方に位置するものを含むものとされる。

【0063】

次いで、有機バンク層 221 の表面に、親液性を示す領域と、撥液性を示す領域とを形成する。本実施形態においてはプラズマ処理工程により、各領域を形成するものとしている。具体的には、該プラズマ処理工程は、予備加熱工程と、有機バンク層 221 の上面および開口部 221 a の壁面ならびに画素電極 23 の電極面 23 c、親液性制御層 25 の上面を親液性にする親インク化工程と、有機バンク層の上面および開口部の壁面を撥液性にする撥インク化工程と、冷却工程とを具備している。

【0064】

すなわち、基材（バンクなどを含む基板 20）を所定温度、例えば 70～80℃程度に加熱し、次いで親インク化工程として大気雰囲気中で酸素を反応ガスとするプラズマ処理（O₂プラズマ処理）を行う。次いで、撥インク化工程として大気雰囲気中で 4 フッ化メタンを反応ガスとするプラズマ処理（CF₄プラズマ処理）を行い、その後、プラズマ処理のために加熱された基材を室温まで冷却することで、親液性および撥液性が所定箇所に付与されることとなる。

【0065】

なお、この CF₄プラズマ処理においては、画素電極 23 の電極面 23 c および親液性制御層 25 についても多少の影響を受けるが、画素電極 23 の材料である ITO および親液性制御層 25 の構成材料である SiO₂、TiO₂などはフッ素に対する親和性に乏しいため、親インク化工程で付与された水酸基がフッ素基で置換されることがなく、親液性が保たれる。

【0066】

次いで、図 10 (n) に示す正孔注入／輸送層 70 を形成するべく正孔注入／輸送層形成工程が行われる。正孔注入／輸送層形成工程では、インクジェット法により、正孔注入／輸送層材料を含む材料インクを電極面 23 c 上に吐出した後

に、乾燥処理を行い、電極 2 3 上に正孔注入／輸送層 7 0 を形成する。なお、この正孔注入／輸送層形成工程以降は、正孔注入／輸送層 7 0 および有機 E L 層 6 0 の酸化を防止すべく、窒素雰囲気、アルゴン雰囲気などの不活性ガス雰囲気で行うことが好ましい。

このようなインクジェット法によれば、吐出ヘッド（図示略）に正孔注入／輸送層 7 0 の材料となる PEDOT : PSS 等を含む材料インクを充填し、吐出ヘッドの吐出ノズルを親液性制御層 2 5 に形成された上記開口部 2 5 a 内に位置する電極面 2 3 c に対向させ、吐出ヘッドと基材（基板 2 0）とを相対移動させながら、吐出ノズルから 1 滴当たりの液量が制御された液滴を電極面 2 3 c に吐出する。次に、吐出後の液滴を乾燥処理して材料インクに含まれる極性溶媒を蒸発させることにより、正孔注入／輸送層 7 0 が形成される。

材料インクとしては、例えば、PEDOT : PSS をイソプロピルアルコールなどの極性溶媒に溶解させたものを用いることができる。ここで、吐出された液滴は、親インク処理された電極面 2 3 c 上に広がり、親液性制御層 2 5 の開口部 2 5 a 内に満たされる。その一方で、撥インク処理された有機バンク層 2 2 1 の上面では、液滴がはじかれて付着しない。従って、液滴が所定の吐出位置からはずれて有機バンク層 2 2 1 の上面に吐出されたとしても、該上面が液滴で濡れることがなく、弾かれた液滴が親液性制御層 2 5 の開口部 2 5 a 内に転がり込む。

【0067】

次いで、図 1 0 (n) に示すように、有機 E L 層 6 0 を形成すべく有機 E L 層形成工程が行われる。有機 E L 層形成工程では、上記と同様のインクジェット法により、有機 E L 層用材料を含む材料インクを正孔注入／輸送層 7 0 上に吐出した後乾燥処理および熱処理して、有機バンク層 2 2 1 に形成された開口部 2 2

1 a 内に有機EL層60を形成する。

【0068】

有機EL層形成工程では、正孔注入／輸送層70の再溶解を防止するために、有機EL層形成の際に用いる材料インクの溶媒として、正孔注入／輸送層70に
対して不溶な無極性溶媒を用いる。

この有機EL層形成工程としては、例えば吐出ヘッド（図示略）に、青色（B）
有機EL層の材料を含有する材料インクを充填し、吐出ヘッドの吐出ノズルを
絶縁層（親液性制御層）25の開口部25a内に位置する正孔注入／輸送層70
に対向させ、吐出ヘッドと基材とを相対移動させながら、吐出ノズルから1滴
当たりの液量が制御された液滴として吐出し、この液滴を正孔注入／輸送層70
上に吐出する。

【0069】

吐出された液滴は、正孔注入／輸送層70上に広がって親液性制御層25の開
口部25a内に満たされる。その一方で、撥インク処理された有機バンク層22
1上面では、液滴が弾かれて付着しない。これにより、液滴が所定の吐出位置か
らはずれて有機バンク層221上面に吐出されたとしても、該上面が液滴で濡れ
ることがなく、液滴が上記親液性制御層25の開口部25a内に転がり込み、さ
らに有機バンク層221の開口部221a内に吐出・充填される。次いで、吐出
後の液滴を乾燥処理することにより材料インクに含まれる無極性溶媒を蒸発させ
、有機EL層60が形成される。なお、各色の有機EL層60は、それぞれ各色
表示領域R、G、Bに対応して液滴が滴下される。

【0070】

ここで、正孔注入／輸送層70、有機EL層60をそれぞれインクジェット
プロセスにより形成するが、この際、吐出ヘッドは発光ドット間のピッチにより傾
き方向を制御している。

【0071】

次いで、図10 (n) に示すように、有機EL層60上に電子注入層52を形成すべく電子注入層形成工程が行われ、この工程においては図11に示す蒸着装置を用いた蒸着法が行われる。また、ここでは電子注入層52の形成材料として、LiF及びSrF₂を採用した場合について説明する。

【0072】

図11に示す蒸着装置180は、処理室182と、処理室内を真空状態に制御する真空制御部186と、蒸着処理用の基板20を保持する基板保持部187と、基板20を所定の温度に調整する温度制御部188と、材料を加熱する蒸着源189とによって構成されている。

このように構成された蒸着装置180においては、処理室182が所定の温度及び圧力に保持され、基板20が所定の温度に設定された状態で、蒸着源189が材料を蒸発させ、材料分子が基板20に堆積し、当該材料分子の薄膜が基板20に一様に形成することができる。この蒸着装置180によって、所望の材料の薄膜を形成するだけでなく、ナノメートルオーダーの薄膜を容易に形成することができる。

【0073】

このような蒸着装置180による電子注入層形成工程においては、まず、蒸着源189にLiFを配置し、上述のように当該LiFを基板20に一様に蒸着する。続いて、同様にSrF₂を蒸着する。このようなLiF及びSrF₂においては、それぞれが超薄膜に積層形成されており、下層のLiFと上層のSrF₂とが有機EL層60に関与する状態、即ち、LiF及びSrF₂は、有機EL層60と電子注入性の意味で接触状態に形成される。

【0074】

続いて、図10 (o) に示すように、陰極50を形成すべく上述の蒸着法を用いて陰極層形成工程が行われる。陰極50は、第1の陰極層と第2の陰極層とに

よって構成されており、第1の陰極層の材料としては電子注入層52のLiF及びSrF₂に対する還元性を有した材料としてCaが好適に採用され、第2の陰極層の材料としては酸素や水分から第1の陰極層を保護する導電性材料が好ましく、Alが好適に採用される。このような陰極50の形成においては、電子注入層52に対して一様に形成され、いわゆる全面ベタで形成される。

【0075】

最後に、図10(o)に示すように、封止基板30を形成すべく封止工程を行う。この封止工程では、封止基板30の内側に乾燥剤45を挿入しつつ、封止基板30と基板20とを接着剤40にて封止する。なお、この封止工程は、窒素、アルゴン、ヘリウムなどの不活性ガス雰囲気中で行うことが好ましい。

【0076】

このようなEL表示装置の製造方法においては、蒸着法を用いてLiF及びSrF₂からなる金属化合物の超薄膜が形成され、電子注入層52が形成されるので、有機EL層60の発光特性が向上されたEL表示装置を製造することができる。また、陰極50は、蒸着によって形成されたCaを備えており、LiF及びSrF₂を還元するので、有機EL層60の発光特性を更に向上することができる。

更に、電子注入層52及び陰極50は、一連した蒸着法を用いて一様に形成され、いわゆる全面ベタで形成され、マスク蒸着等を用いたパターンニングを行う必要がないので、EL表示装置の製造を容易にすることができる。更に、電子注入層52及び陰極50が一様に形成されるので、RGBのカラー表示が諧調された表示を行うEL表示装置を製造することができる。

【0077】

〔第2の実施形態〕

次に、本発明の電気光学装置の第2の実施形態について説明する。本実施形態

と第1の実施形態との相違点は、電子注入層52内の金属化合物の状態と、EL表示装置の製造方法における電子注入層形成工程のみが異なっており、その他に

については第1実施形態と同様である。

本実施形態においては、第1実施形態と異なる部分について説明し、その他の同一部分は同一符号を付している。

【0078】

本実施形態の電子注入層52は、複数の金属化合物の分子や原子が混合された状態で一様に形成されている。ここで、金属化合物として、LiF及びSrF₂を採用した場合には、LiF及びSrF₂が混合した状態で電子注入層52が構成されている。従って、有機EL層60R、60G、60Bの表面に当該金属化合物が形成されているので、有機EL層60のうち有機EL層60Bに対してLiFが陰極の電子を注入すると共に、有機EL層60R、60Gに対してSrF₂が陰極の電子を注入する。即ち、電子注入層52によって、有機EL層60R、60G、60Bのそれぞれの発光特性を向上させることができる。

このように本実施形態においても、第1の実施形態と同様の効果を得ることができる。

【0079】

次に、本実施形態の電子注入層形成工程は、図12に示す蒸着装置を用いた共蒸着法が行われる。また、ここでは電子注入層52の形成材料として、LiF及びSrF₂を採用した場合について説明する。

図12に示す蒸着装置190は、先述した蒸着装置180と基本的構成が同様であるが、異種の材料を蒸着するための蒸着源189a及び189bを備えた構成となっている。このように構成された蒸着装置190においては、蒸着源189a及び189bが、それぞれ蒸着材料としてLiF及びSrF₂を備えており

、 LiF 及び SrF_2 が基板20に対して同時に蒸着され、いわゆる共蒸着法が行われる。

このような蒸着装置190を用いた共蒸着法によって LiF 及び SrF_2 が分子及び原子レベルで混合した膜が蒸着される。従って、上述したように有機EL層60に対して電子注入性の高い電子注入層52を形成することができる。

【0080】

〔第3の実施形態〕

以下、第1の実施形態又は第2の実施形態のEL表示装置を備えた電子機器の具体例について図13に基づき説明する。

図13(a)は、携帯電話の一例を示した斜視図である。図13(a)において、符号1000は携帯電話本体を示し、符号1001は前記のEL表示装置を用いた表示部を示している。

図13(b)は、腕時計型電子機器の一例を示した斜視図である。図13(b)において、符号1100は時計本体を示し、符号1101は前記のEL表示装置を用いた表示部を示している。

図13(c)は、ワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図13(c)において、符号1200は情報処理装置、符号1201はキーボードなどの入力部、符号1202は前記のEL表示装置を用いた表示部、符号1203は情報処理装置本体を示している。

【0081】

図13(a)～(c)に示すそれぞれの電子機器は、前記の第1の実施形態のEL表示装置を用いた表示部を備えたものであり、先の第1の実施形態のEL表示装置の特徴を有するので、好適な電子機器となる。

これらの電子機器を製造するには、第1又は第2の実施形態のEL表示装置1を、携帯電話、携帯型情報処理装置、腕時計型電子機器などの各種電子機器の表示部に組み込むことにより製造される。

【図面の簡単な説明】

- 【図 1】 第 1 の実施形態の E L 表示装置の配線構造を示す模式図。
- 【図 2】 第 1 の実施形態の E L 表示装置の構成を示す平面図。
- 【図 3】 図 2 の A－B 線に沿う断面図。
- 【図 4】 図 2 の C－D 線に沿う断面図。
- 【図 5】 図 3 の要部拡大断面図。
- 【図 6】 第 1 の実施形態の E L 表示装置の製造方法の工程図。
- 【図 7】 第 1 の実施形態の E L 表示装置の製造方法の工程図。
- 【図 8】 第 1 の実施形態の E L 表示装置の製造方法の工程図。
- 【図 9】 第 1 の実施形態の E L 表示装置の製造方法の工程図。
- 【図 10】 第 1 の実施形態の E L 表示装置の製造方法の工程図。
- 【図 11】 第 1 の実施形態の E L 表示装置を製造する蒸着装置。
- 【図 12】 第 2 の実施形態の E L 表示装置を製造する蒸着装置。
- 【図 13】 第 3 の実施形態の電子機器の実施の形態例を示す図。

【符号の説明】

1 E L 表示装置（電気光学装置）、2 3 画素電極（電極）、5 0 陰極（電極）、5 2 電子注入層、6 0 有機 E L 層（発光層）、1 0 0 0、1 1 0 0、1 2 0 0 電子機器

【書類名】 要約書

【要約】

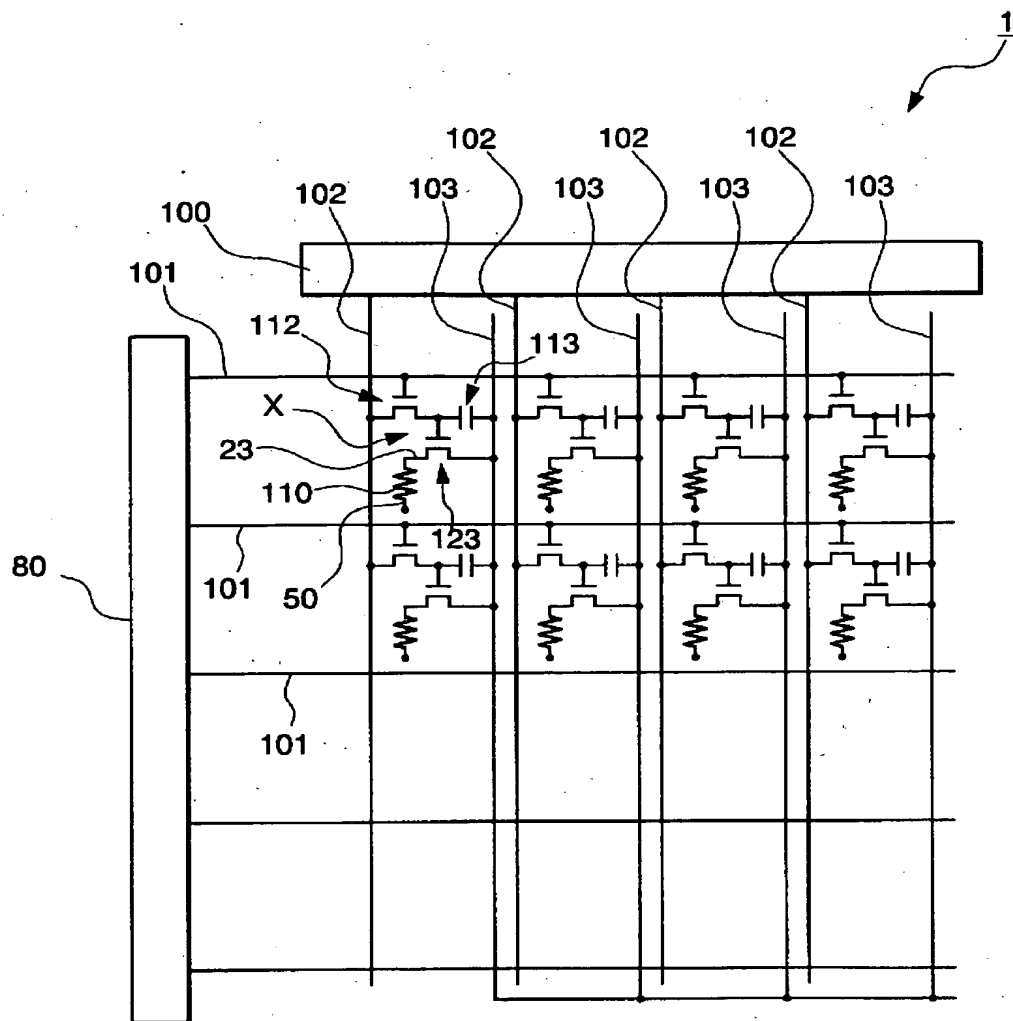
【課題】 電子注入層及び陰極を基板に対して一様に形成し、RGBそれぞれの有機EL層の発光特性を向上させる電気光学装置及びその製造方法、並びに電子機器を提供すること。

【解決手段】 対向する電極間23、50に、異なる発光色を示す複数種類の発光層60と、電子注入層52とが形成された電気光学装置であって、電子注入層52は、複数の金属化合物によって形成されていることを特徴とする。

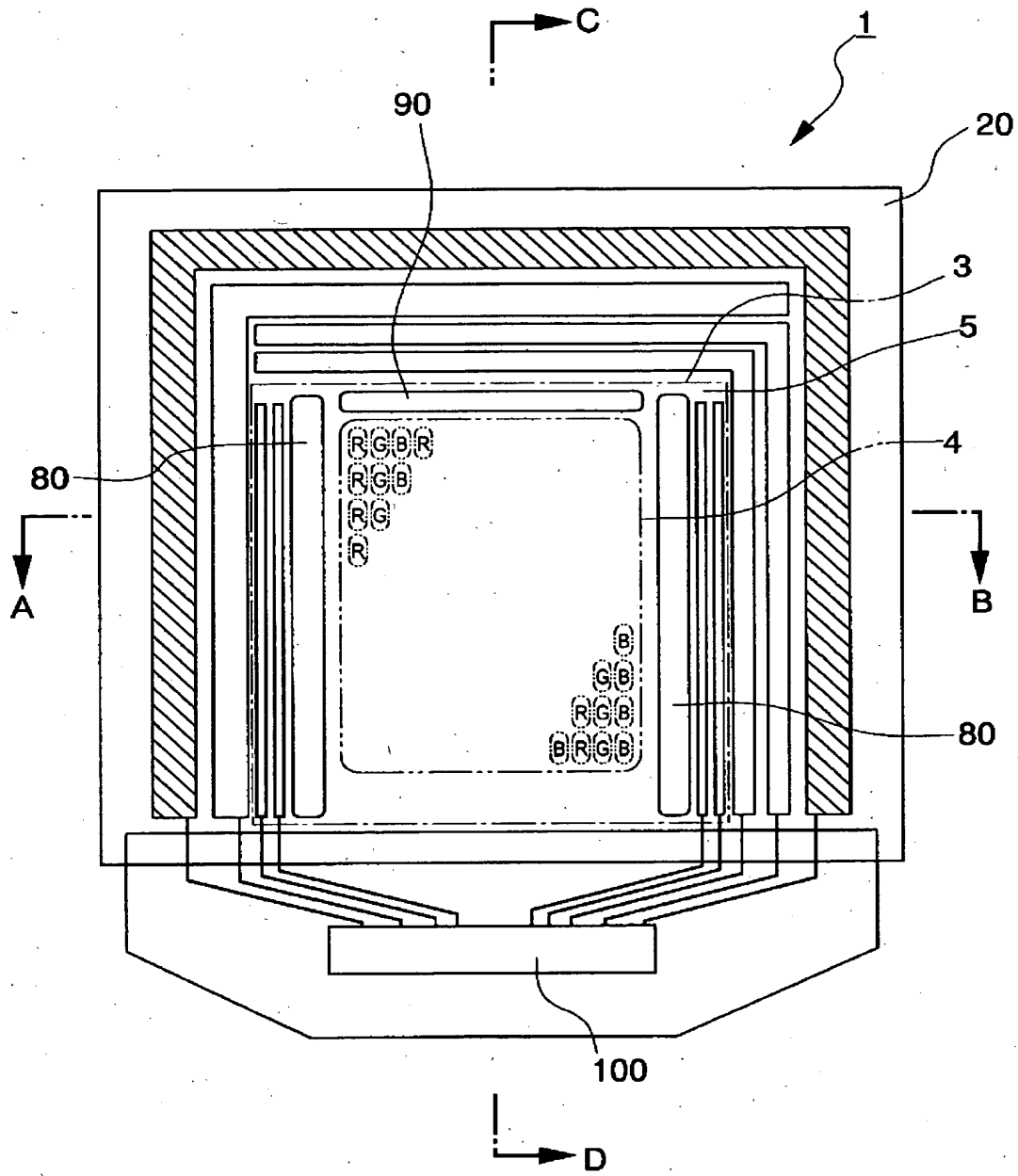
【選択図】 図5

【書類名】 図面

【図 1】

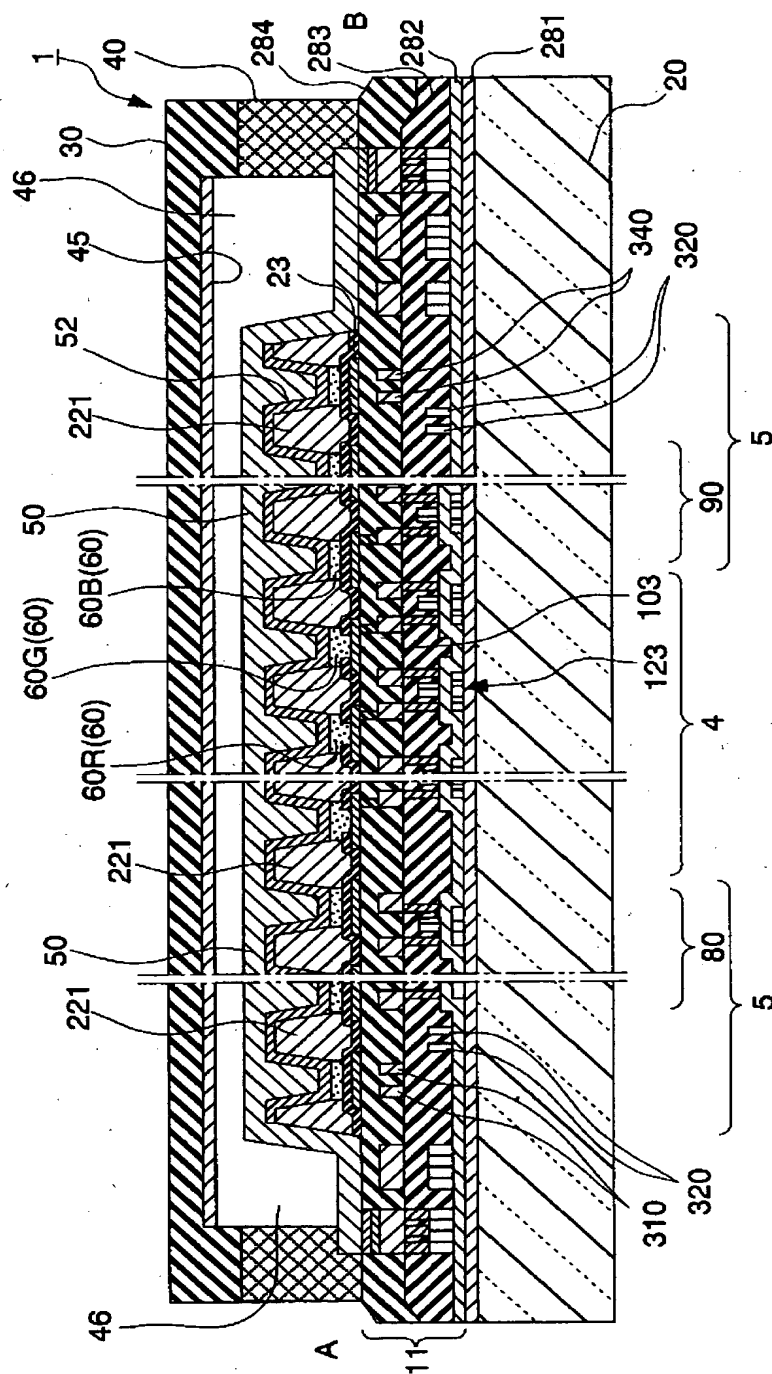


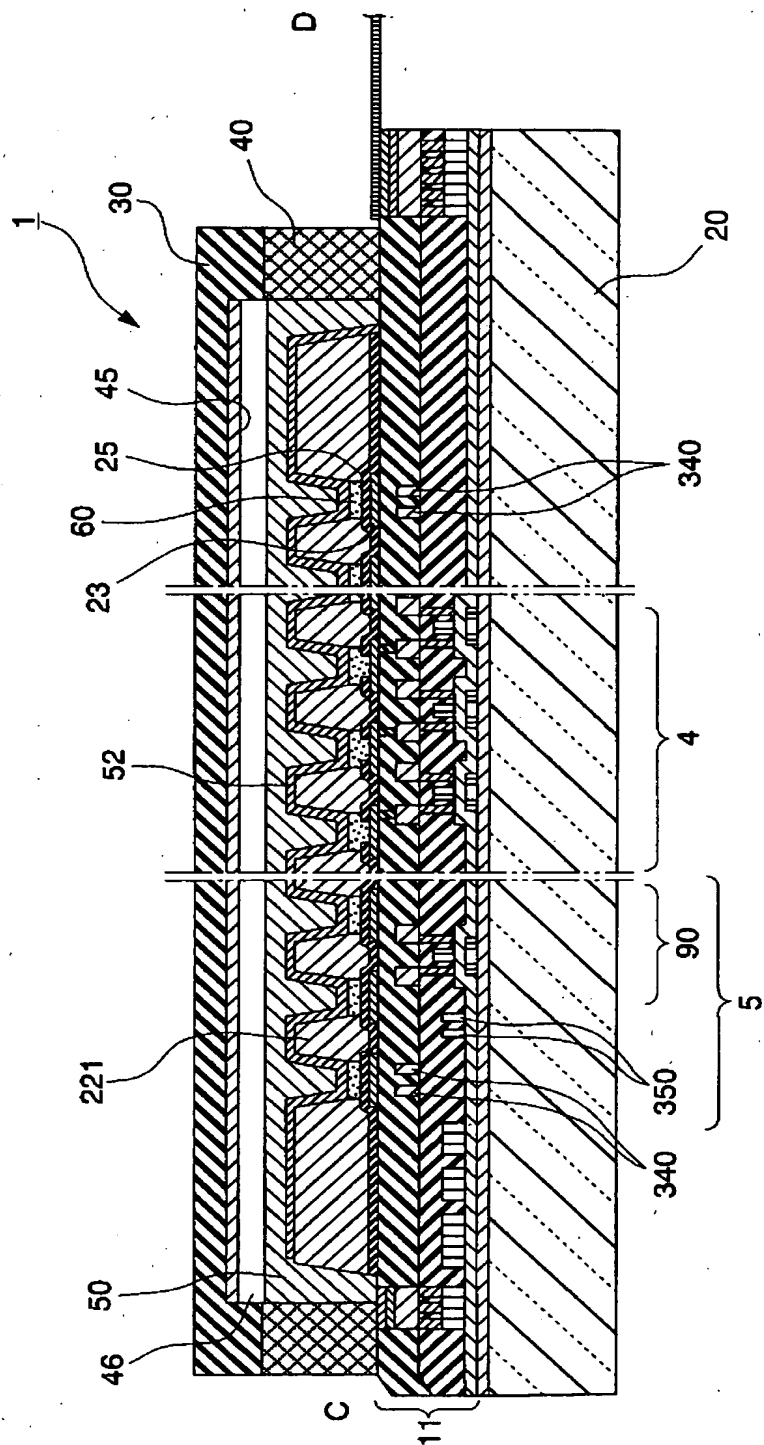
【図 2】



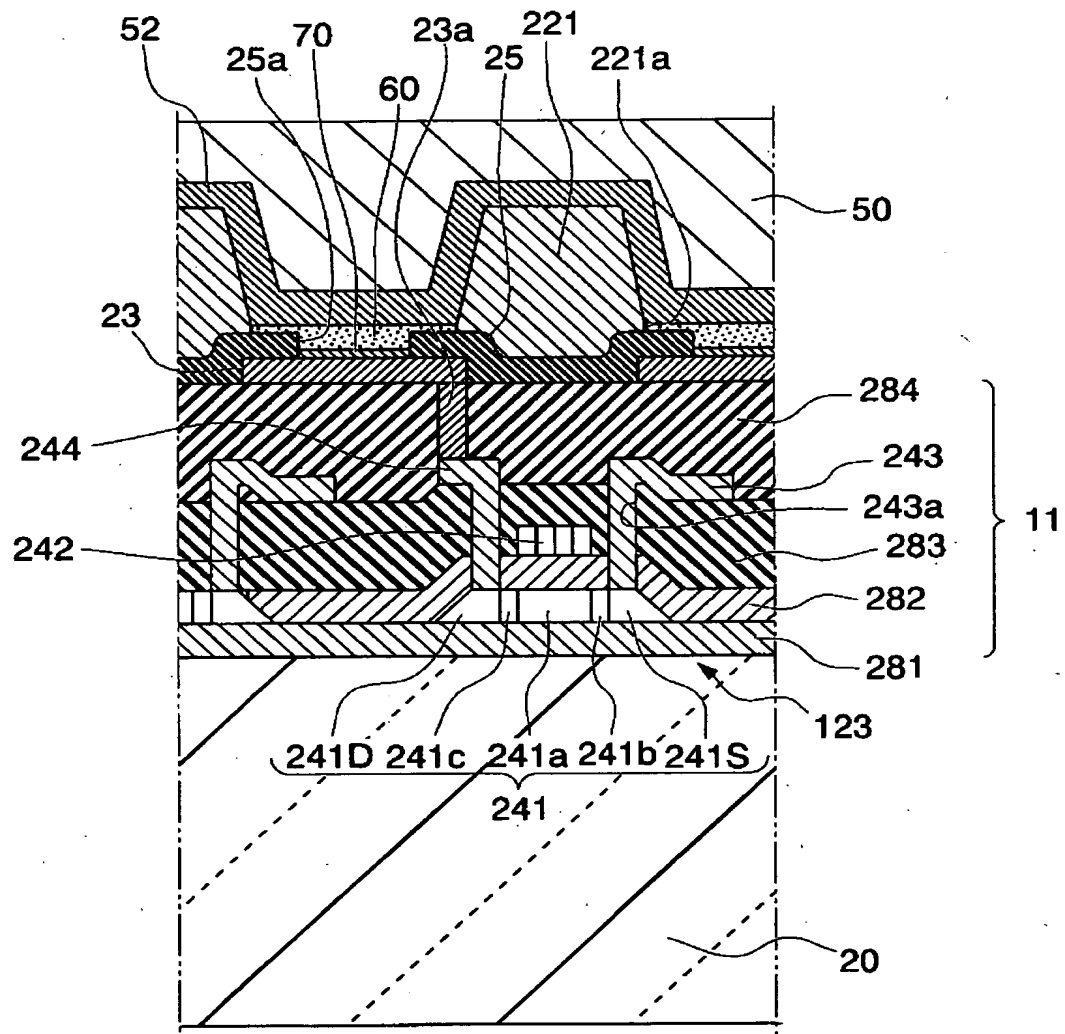
【図3】

【図 4】

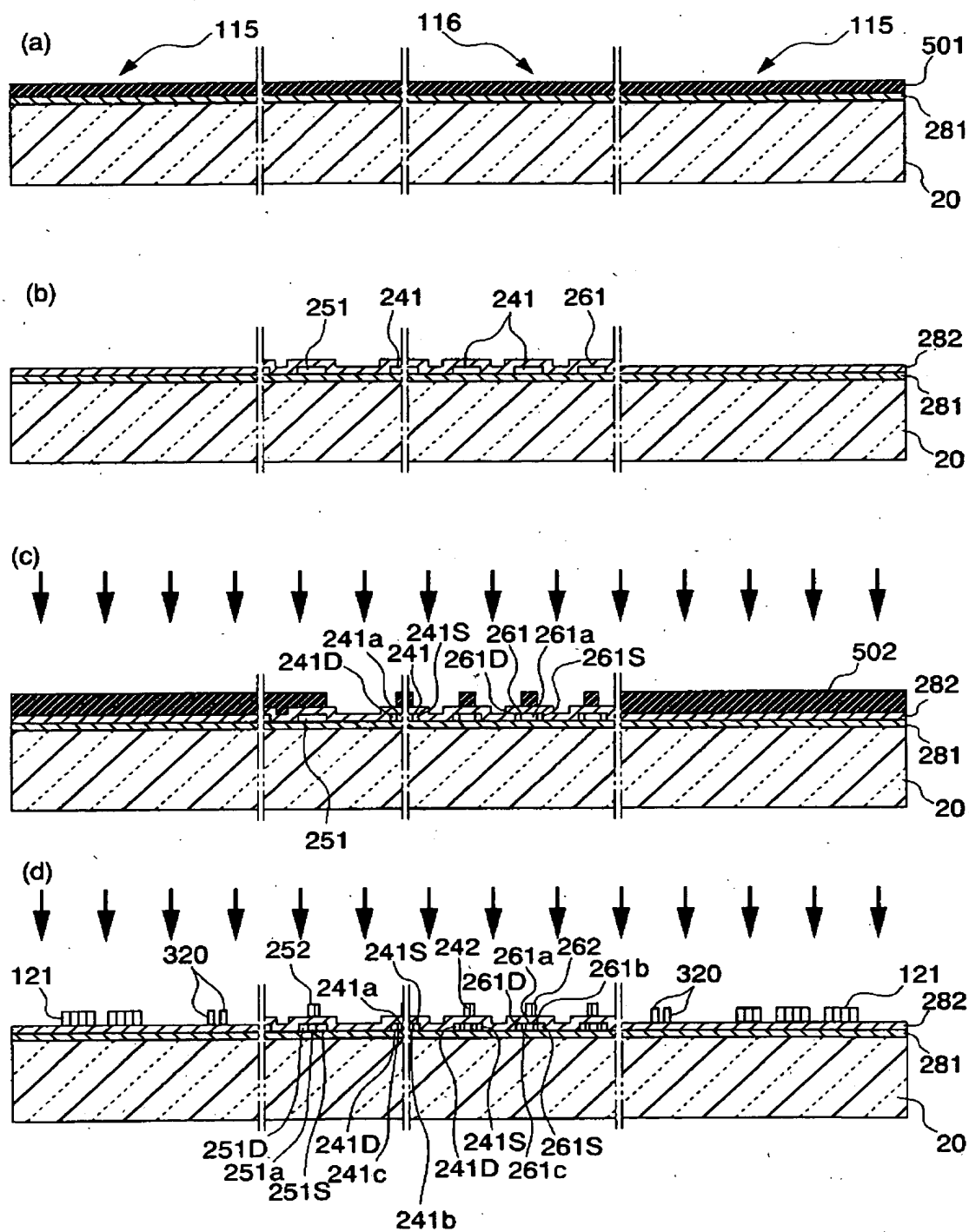




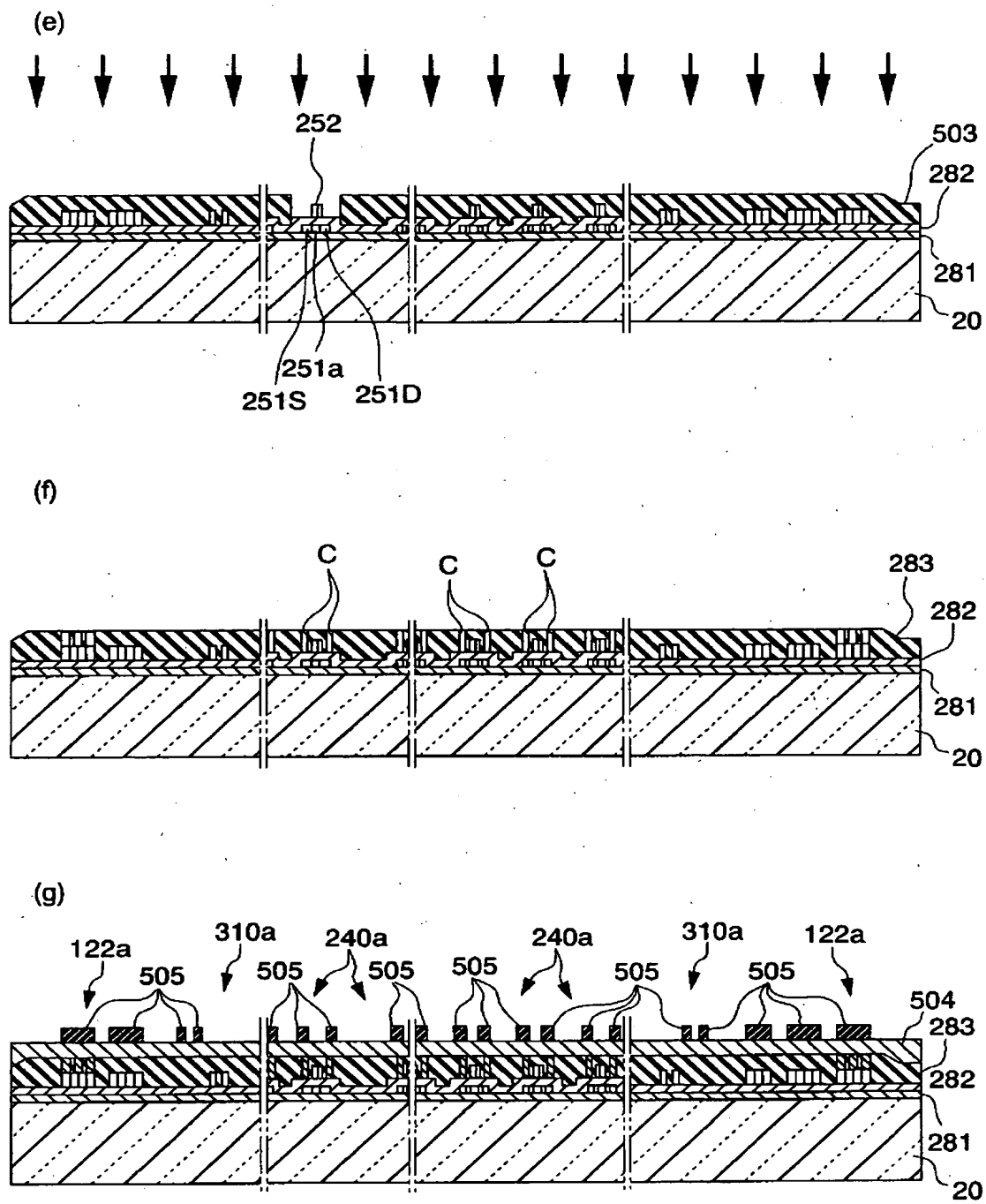
【図 5】



【図6】

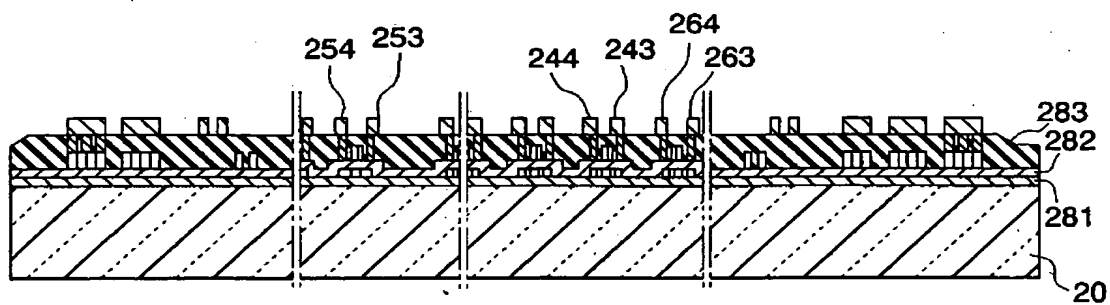


【図 7】

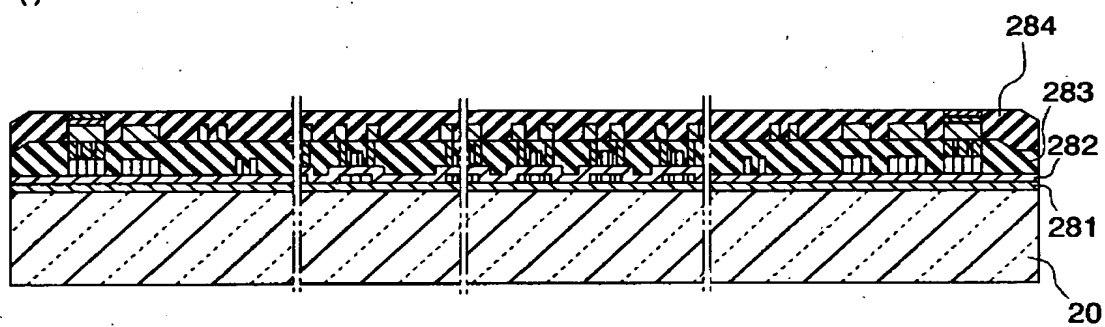


【図 8】

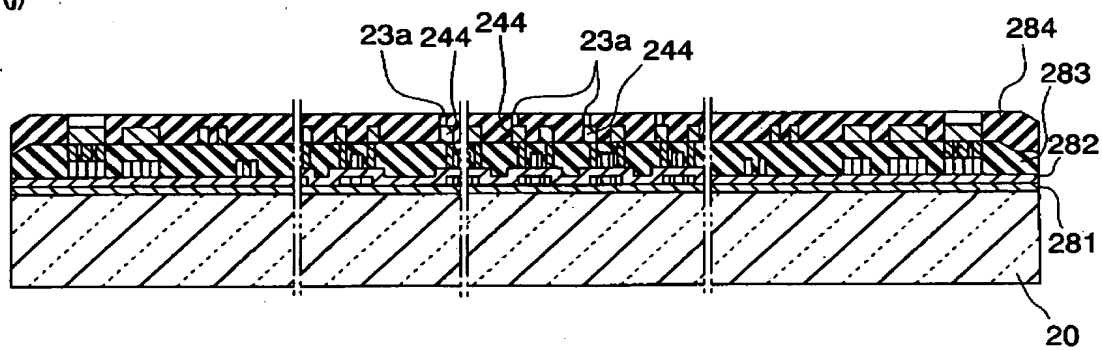
(h)



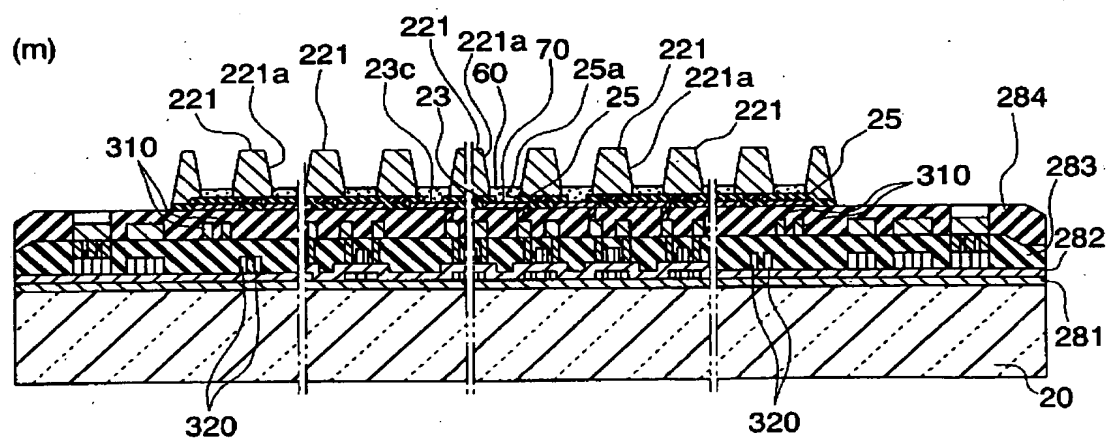
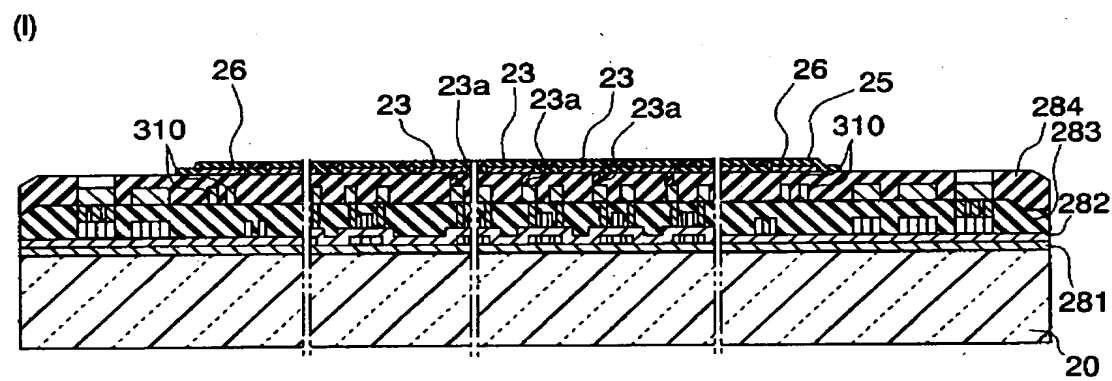
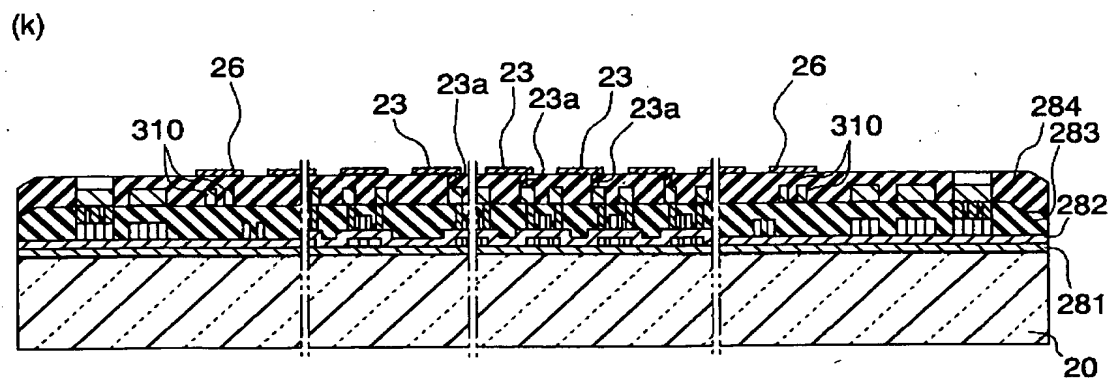
(i)



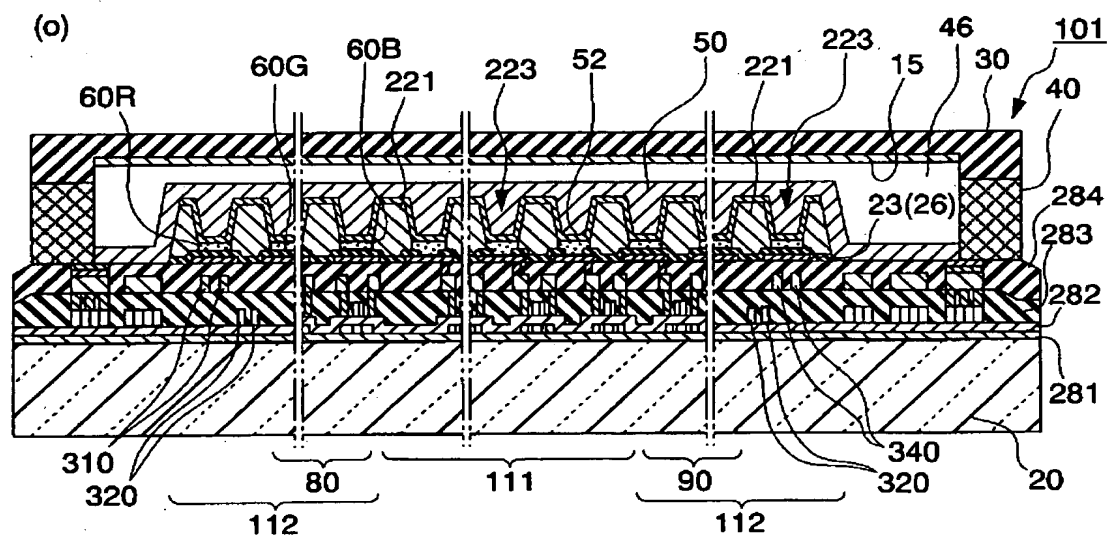
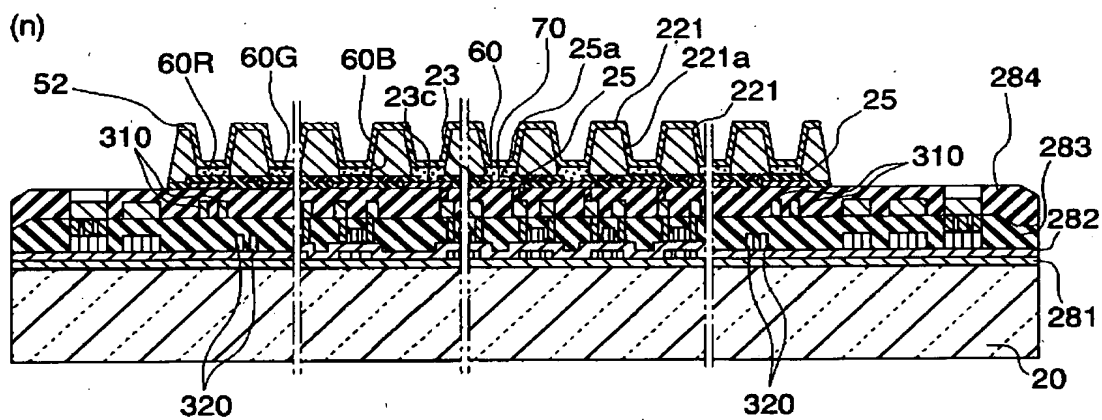
(j)



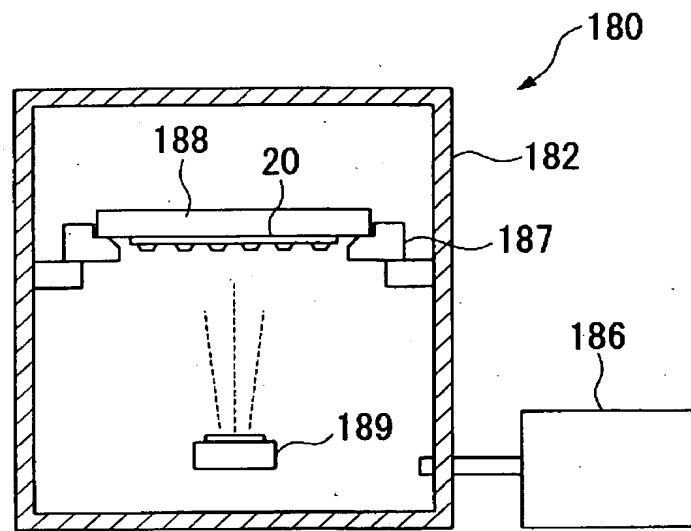
【図 9】



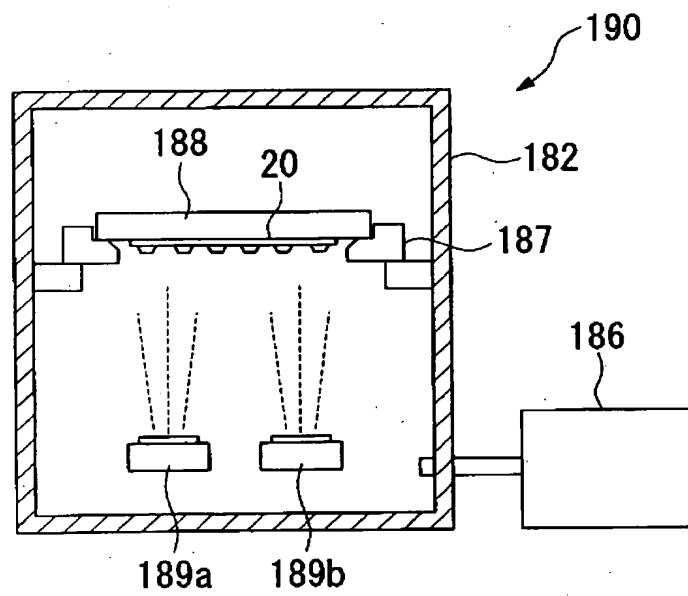
【図10】



【図 1-1】



【図 1 2】



【図 1 3】

